

حسین امیرتورانی

گزارش کار آزمایشگاه مدارات دیجیتال

گروه شماره یک

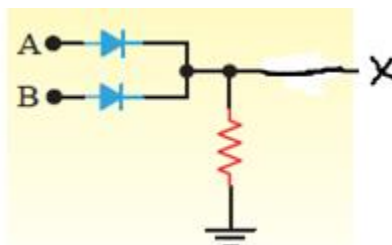
حسین امیرتورانی - شاهین اسمعیل پور

استاد: آقای مهندس نعمتی

دانشکده فنی شماره یک تبریز

آزمایش 1: ساخت گیت های منطقی با استفاده از دیود و ترانزیستور

1-1: مدار شکل زیر را ببینید و نقاط ورودی A B را طبق جدول به ولتاژ های 0 و 5 ولت وصل کرده و در هر یک از حالت ها ولتاژ خروجی را اندازه گیری کنید و در جدول مربوطه بنویسید.



A	B	X
0	0	0
0	5	4.47
5	0	4.46
5	5	4.49

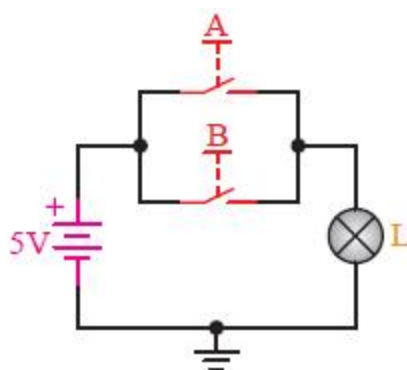
A	B	X
L	L	L
L	H	H
H	L	H
H	H	H

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

H/L

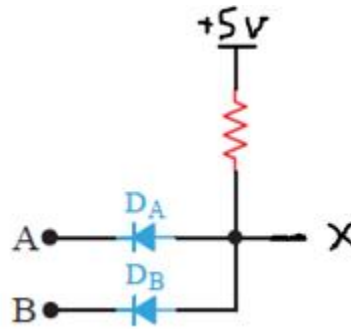
0/1

توضیح: مدار مانند یک گیت OR عمل می کند.



شبیه سازی کلیدی

1-2: آزمایش قبل را برای مدار زیر تکرار کنید.



A	B	X
0	0	0.54
0	5	0.57
5	0	0.58
5	5	5

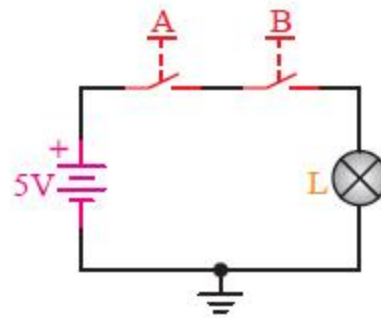
A	B	X
L	L	L
L	H	L
H	L	L
H	H	H

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

H/L

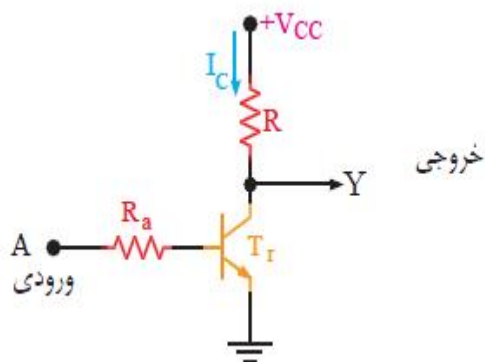
0/1

توضیح: یک گیت AND عمل می کند.



شبیه سازی کلیدی

1-3: مداري مطابق شكل زير ببينيد و طبق جدول به ورودی A ولتاژهای 0 و 5 اعمال کرده و خروجی را اندازه گیری کنید و جدول صحت را تکمیل نمایید.



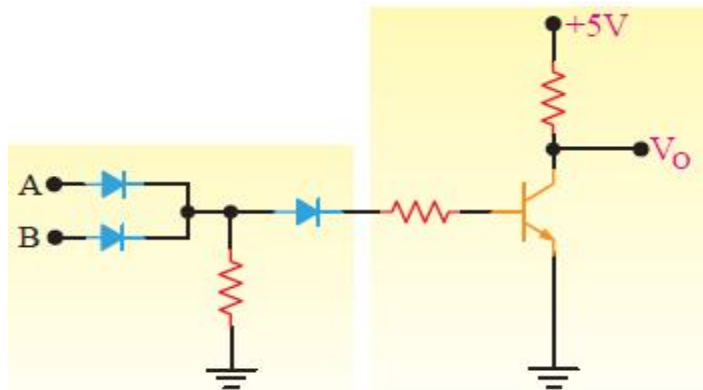
A	Y
0	5
5	0.02

A	Y
0	1
5	0

توضیح: مدار مانند یک گیت NOT عمل می کند.

در ترانزیستور فوق اگر ولتاژ ورودی صفر باشد، ولتاژ بیس صفر می شود و ترانزیستور در حالت قطع قرار می گیرد. در این حالت به علت صفر شدن I_c ، جریانی از مقاومت R عبور نمی کند و ولتاژ روی کلکتور ترانزیستور نسبت به زمین برابر با V_{cc} می شود. یعنی خروجی مدار در حالت H قرار می گیرد. اکنون اگر ولتاژ H را به ورودی مدار بدهیم، ترانزیستور به حالت اشباع می رود و خروجی را در حالت L می برد.

1-4: مدارى مطابق شكل زير ببنديد و طبق جدول مربوطه به ورودى هاى آن ولتاژ 0 و 5 ولت را اعمال کرده و در هر حالت ولتاژ خروجى را اندازه گيرى کرده و جدول را کامل کنید.



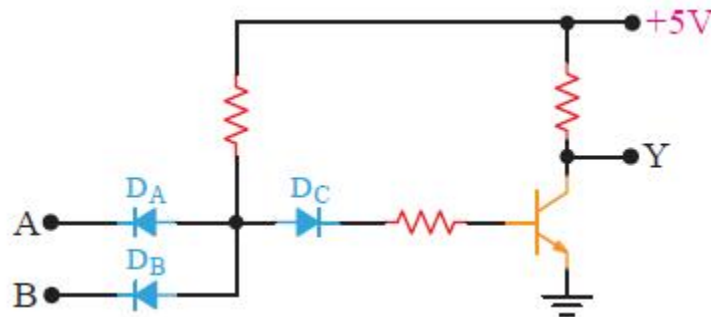
A	B	X
0	0	5
0	5	0.02
5	0	0.02
5	5	0.02

A	B	X
L	L	H
L	H	L
H	L	L
H	H	L

A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

توضیح: مدار مانند یک گیت NOR عمل می کند.

1-5: مدارى مطابق شكل زير بسته و تمام مراحل قبل را برای این مدار انجام دهید.



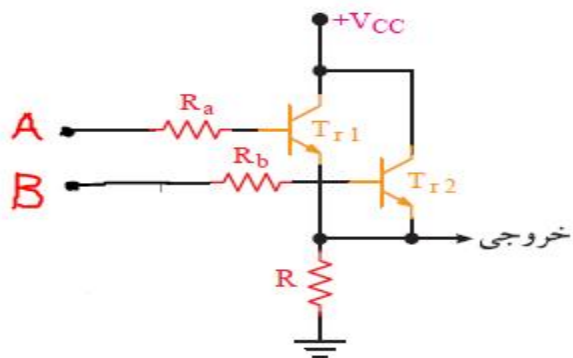
A	B	Y
0	0	5
0	5	5
5	0	5
5	5	0.02

A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

توضیح: مدار مانند یک گیت NAND عمل می کند.

1-6 : مداری مطابق شکل زیر ببندید و تمام مراحل در قسمت فوق را برای این مدار تکرار کنید.



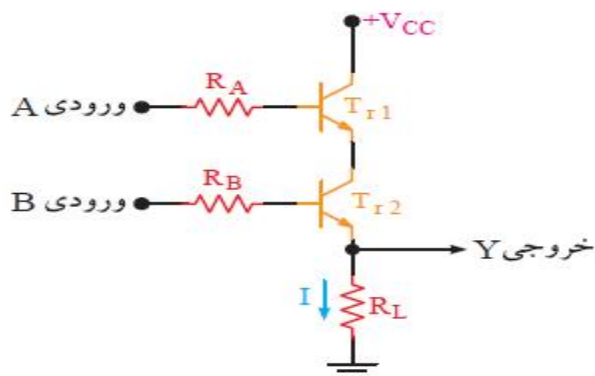
A	B	Y
0	0	0
0	5	4.2
5	0	4.2
5	5	4.2

A	B	Y
L	L	L
L	H	H
H	L	H
H	H	H

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

توضیح: مدار، معادل ترانزیستوری گیت OR می باشد.

1-7 : مداری مطابق شکل زیر ببندید و تمام مراحل در قسمت فوق را برای این مدار تکرار کنید.



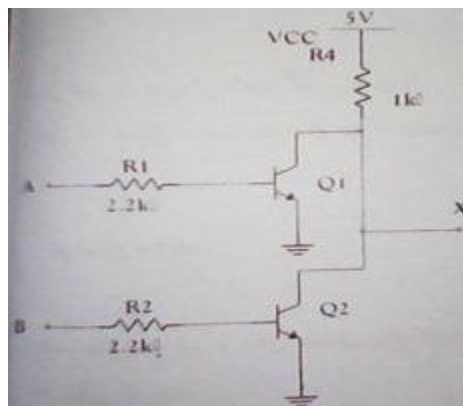
A	B	Y
0	0	0.6
0	5	0.6
5	0	0.6
5	5	5

A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

توضیح: مدار، معادل ترانزیستوری گیت AND می باشد.

1-8 : مداری مطابق شکل زیر ببندید و تمام مراحل در قسمت فوق را برای این مدار تکرار کنید.



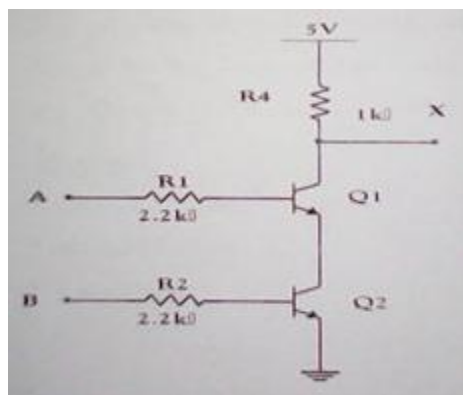
A	B	X
0	0	5
0	5	0.03
5	0	0.03
5	5	0.02

A	B	X
L	L	H
L	H	L
H	L	L
H	H	L

A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

توضیح: مدار، معادل ترانزیستوری گیت NOR می باشد.

1-9 : مداری مطابق شکل زیر ببندید و تمام مراحل در قسمت فوق را برای این مدار تکرار کنید.



A	B	X
0	0	5
0	5	5
5	0	5
5	5	0.05

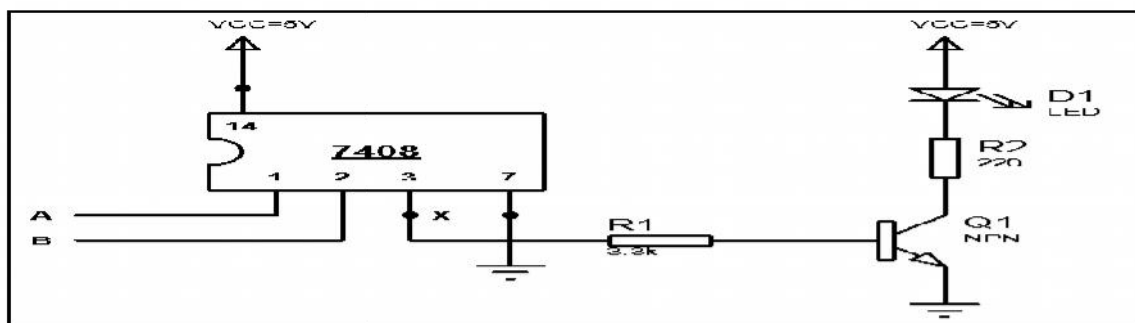
A	B	X
L	L	H
L	H	H
H	L	H
H	H	L

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

توضیح: مدار، معادل ترانزیستوری گیت NAND می باشد.

آزمایش 2: آزمایش عملکرد آی سی های TTL

2-1 : مدارى مطابق شکل زیر ببندید و با اعمال ولتاژ های 0 و 5 ولت طبق جدول به ورودی های آن ولتاژ های خروجی را اندازه گیری کرده و در محل مربوطه در جدول یادداشت کنید. 0 را به صورتیکه روشن LED 1 باشد تکمیل و جدول آن را کامل کنید.

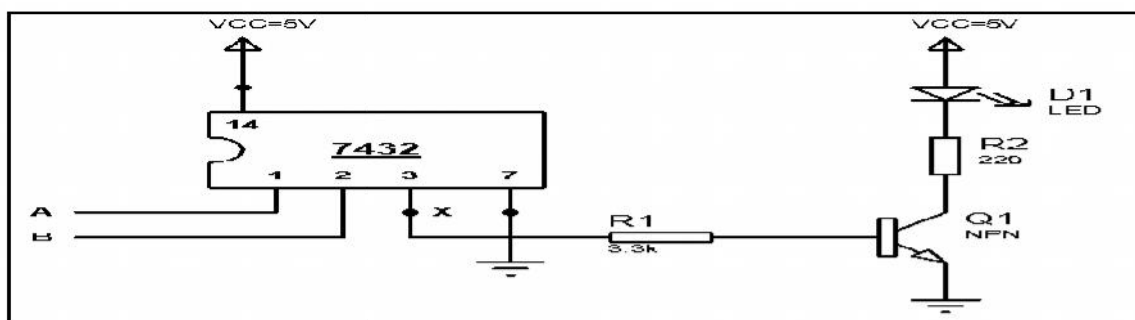


A	B	X
0	0	0.11
0	5	0.11
5	0	0.11
5	5	3.54

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

توضیح: آی سی 7408 آی سی گیت AND می باشد.

2-2 : مدارى مطابق شکل زیر بسته و تمام مراحل شماره 1 را برای این مدار انجام دهید.

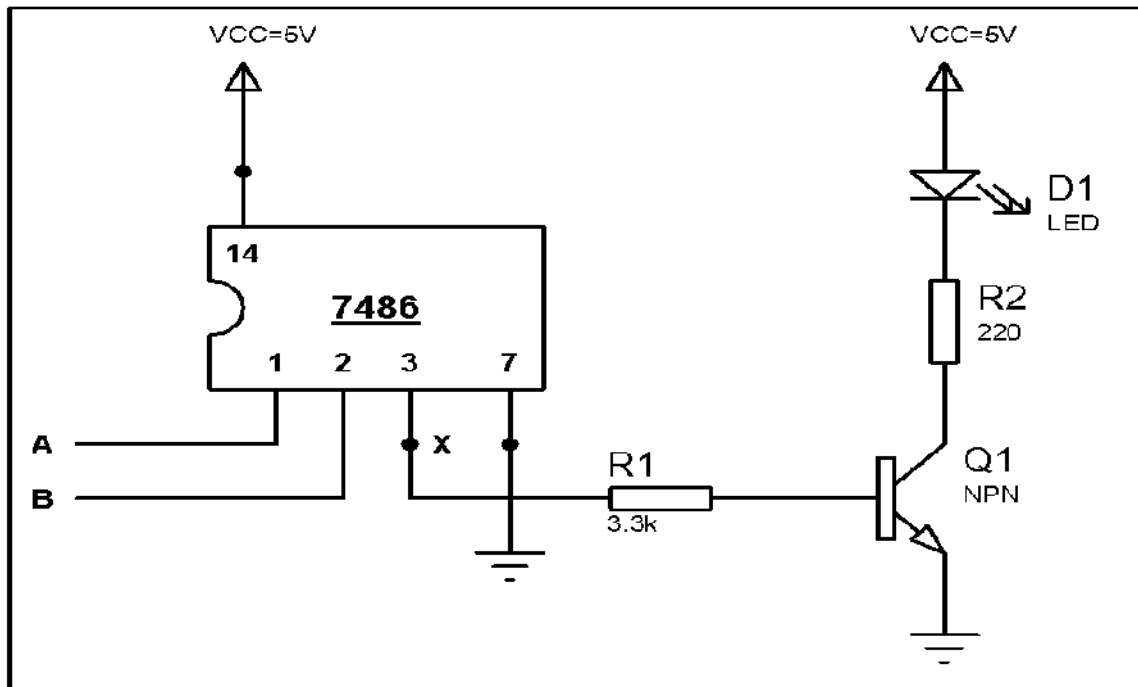


A	B	X
0	0	0.16
0	5	3.5
5	0	3.5
5	5	3.5

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

توضیح: آی سی 7432 آی سی گیت OR می باشد.

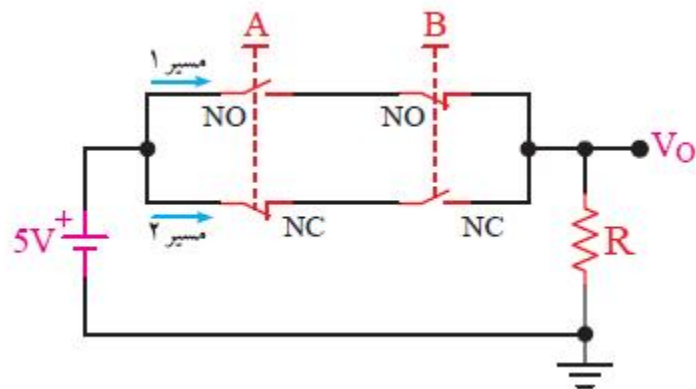
2-3 : مداری مطابق شکل زیر بسته و تمام مراحل شماره 1 را برای این مدار انجام دهید.



A	B	X
0	0	0.08
0	5	3.57
5	0	3.57
5	5	0.08

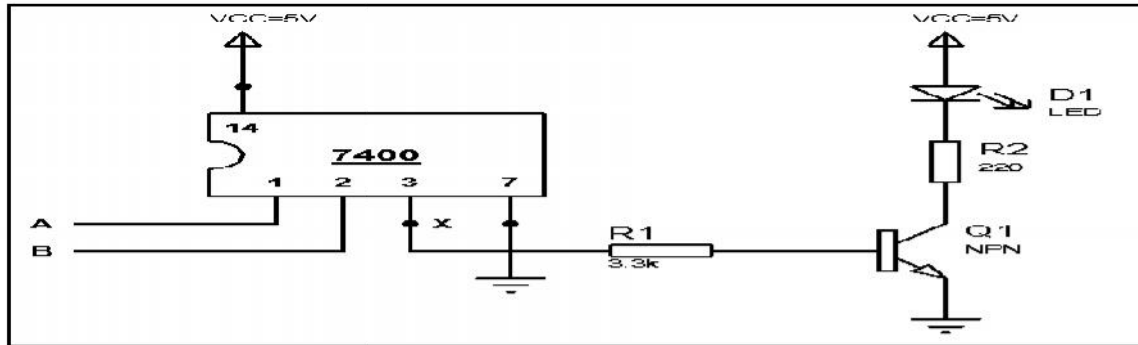
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

توضیح: آی سی 7486 آی سی گیت XOR می باشد.



شبیه سازی کلیدی

2-4 : مداری مطابق شکل زیر بسته و تمام مراحل شماره 1 را برای این مدار انجام دهید.

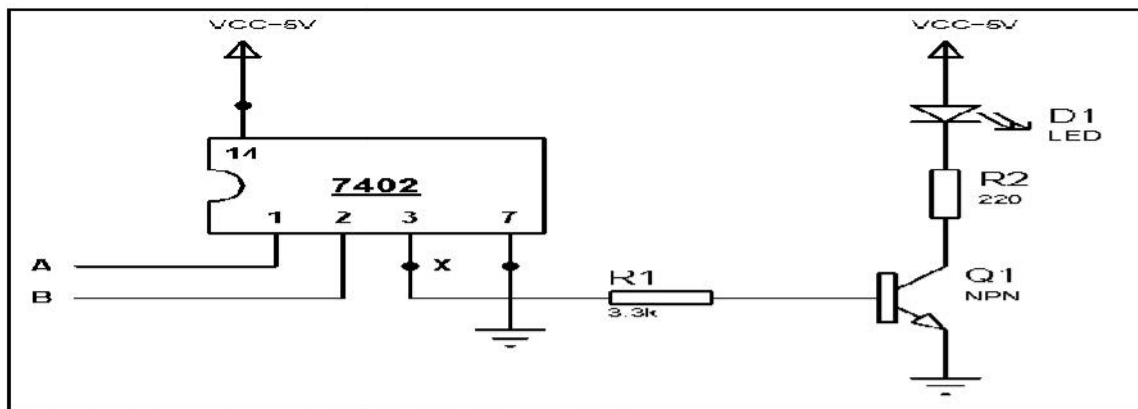


A	B	X
0	0	4.87
0	5	4.87
5	0	4.87
5	5	0

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

توضیح: آی سی 7400 آی سی گیت NAND می باشد.

2-5 : مداری مطابق شکل زیر بسته و تمام مراحل شماره 1 را برای این مدار انجام دهید.



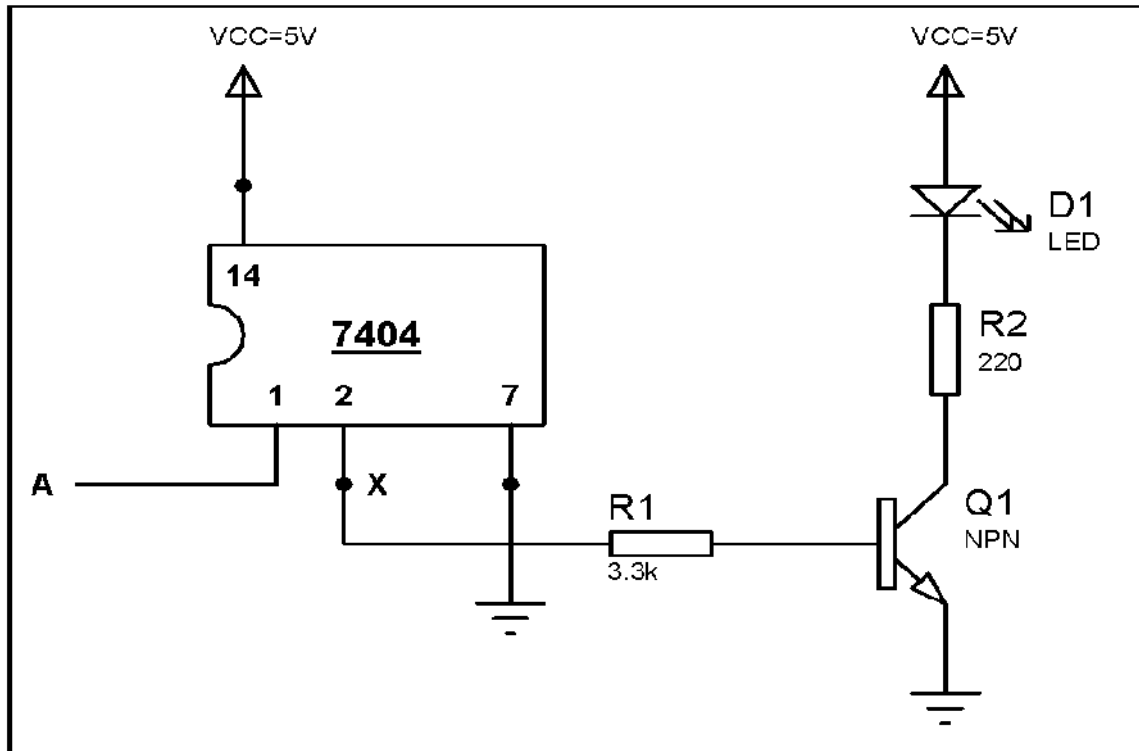
A	B	X
0	0	4.97
0	5	0
5	0	0
5	5	0

A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

توضیح: آی سی 7402 آی سی گیت NOR می باشد.

1 را برای این مدار انجام دهید.

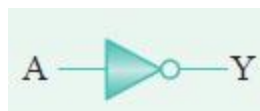
2-6 : مداری مطابق شکل زیر بسته و تمام



A	X
0	4.94
5	0

A	X
0	1
1	0

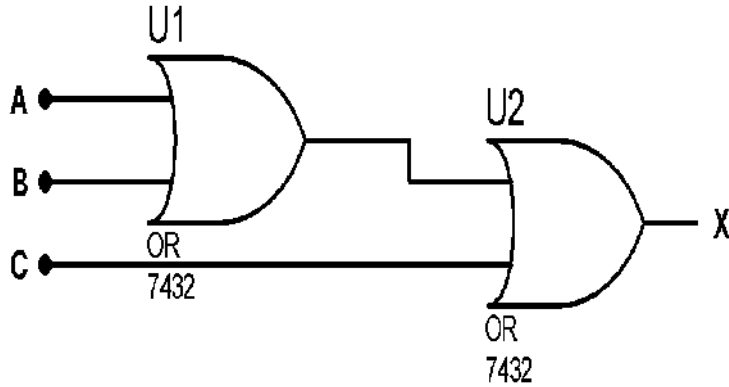
توضیح: آی سی 7404 آی سی گیت NOT می باشد.



شمای فنی

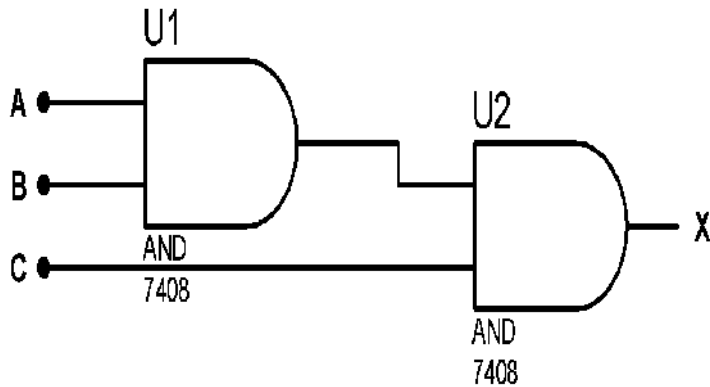
آزمایش 3: معادل سازی گیت ها در آی سی های TTL

1-3: IC 7432 یک گیت OR با سه ورودی ساخته و جدول را تکمیل کنید.



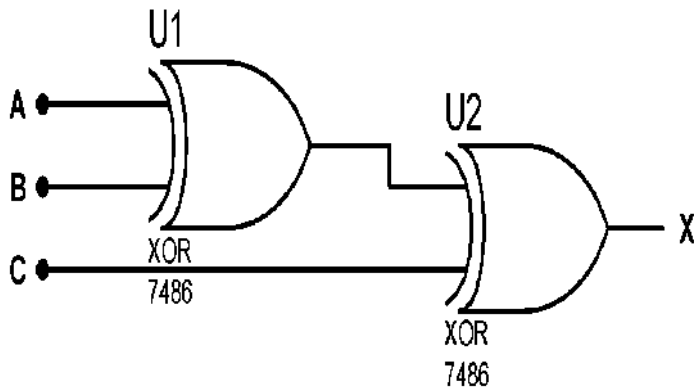
A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

2-3: IC 7408 یک گیت AND با سه ورودی ساخته و جدول را تکمیل کنید.



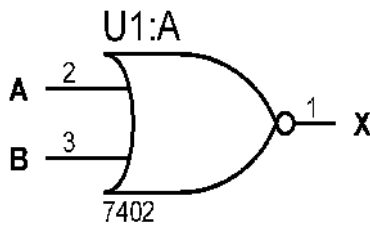
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

3-3: IC 7486 یک گیت XOR با سه ورودی ساخته و جدول را تکمیل کنید.



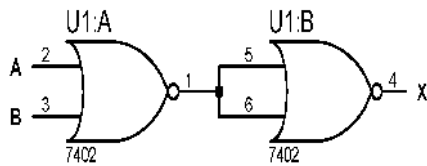
A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

3-4: مدارات منطقی زیر را بسازید و برای هر کدام جدولی تشکیل داده و مشخص کنید معادل کدام بیت می باشد و سمبل هر کدام را رسم کنید.



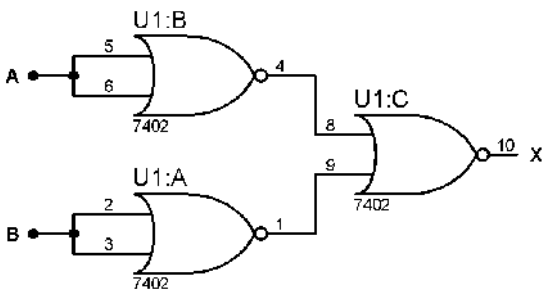
گیت NOR

A	B	X
0	0	1
0	1	0
1	0	0
1	1	0



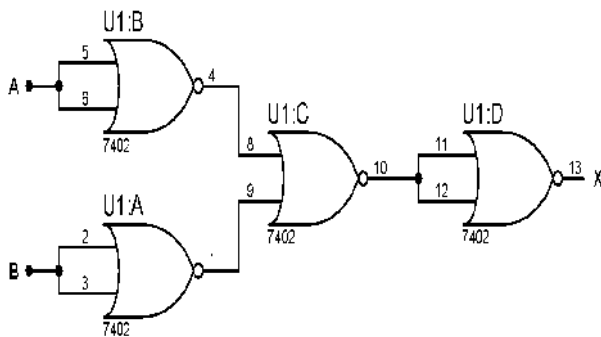
معادل گیت OR

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1



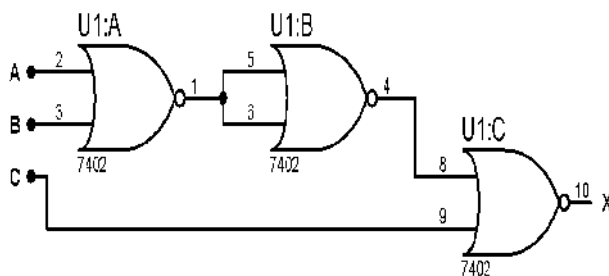
معادل گیت AND

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1



معادل گیت NAND

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

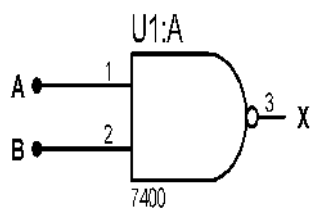


معادل گیت NOR سه ورودی

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

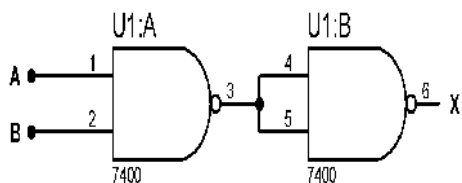
3-5: مدارات منطقی زیر را بسازید و برای هر کدام جدولی تشکیل داده و مشخص کنید معادل کدام

یت می باشد و سمبل هر کدام را رسم کنید.



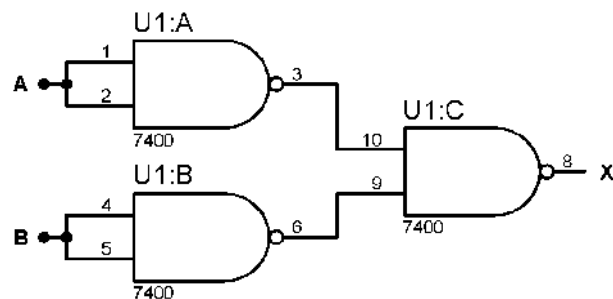
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

گیت NAND



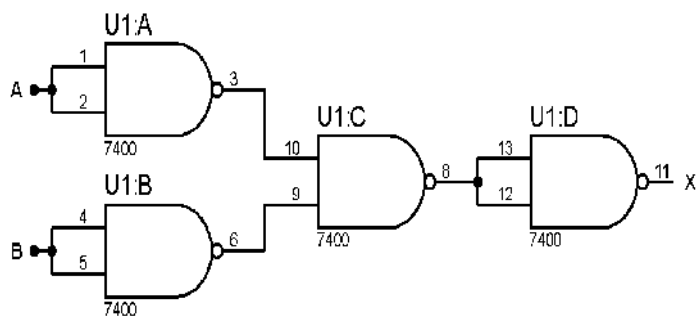
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

معادل گیت AND



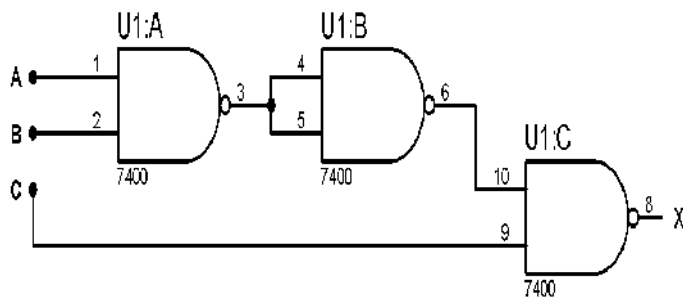
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

معادل گیت OR



A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

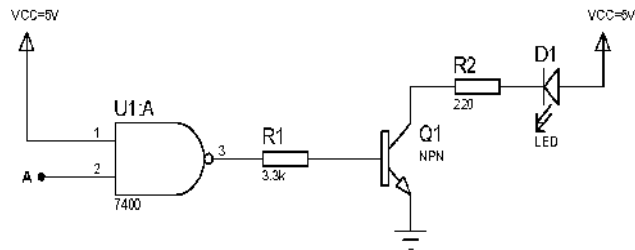
معادل گیت NOR



معادل گیت NAND سه ورودی

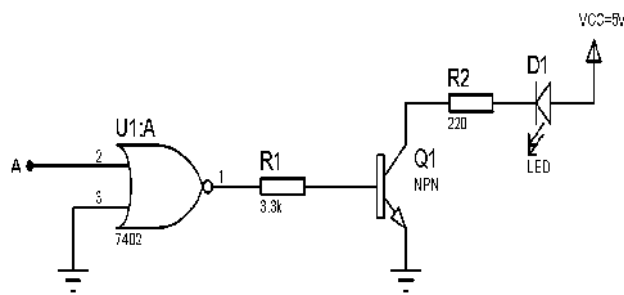
A	B	C	X
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

3-6 : مدارات زیر را بسته و جدول مربوط به هر کدام از مدارها را تکمیل و رابطه ی بین ورودی و خروجی را با استفاده از جدول مربوطه مشخص کنید.



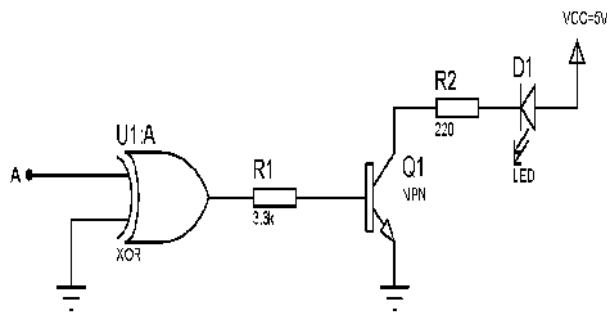
$$Y = \bar{A}$$

A	Y
0	1
1	0



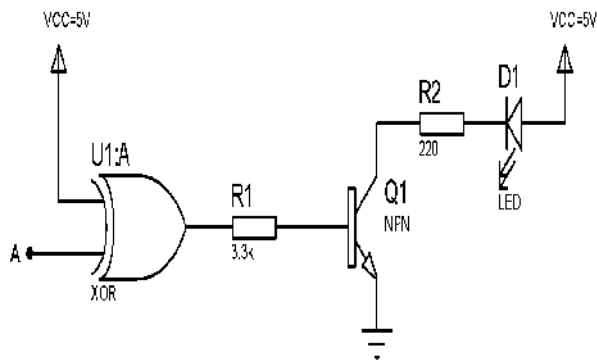
$$Y = \bar{A}$$

A	Y
0	1
1	0



$$Y = A$$

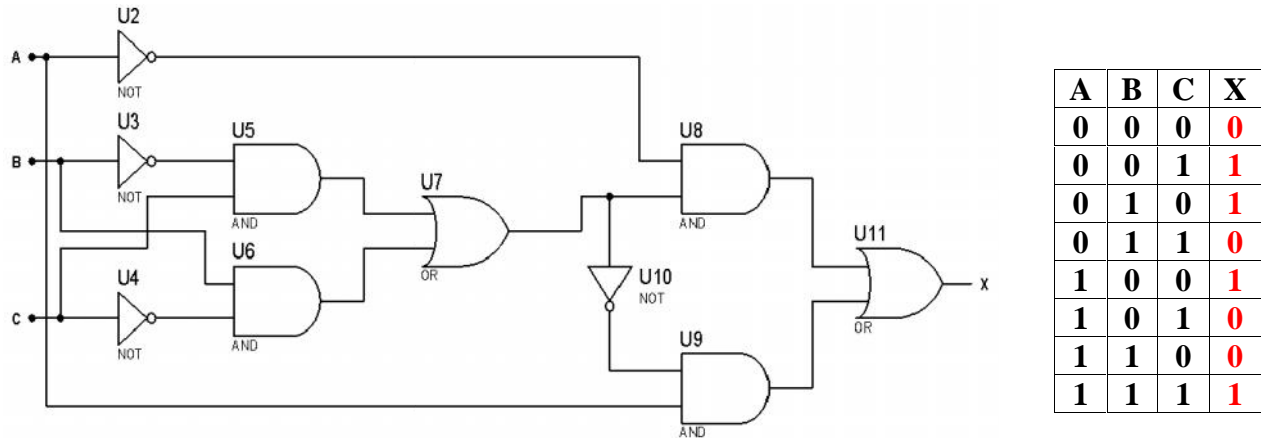
A	Y
0	0
1	1



$$Y = \bar{A}$$

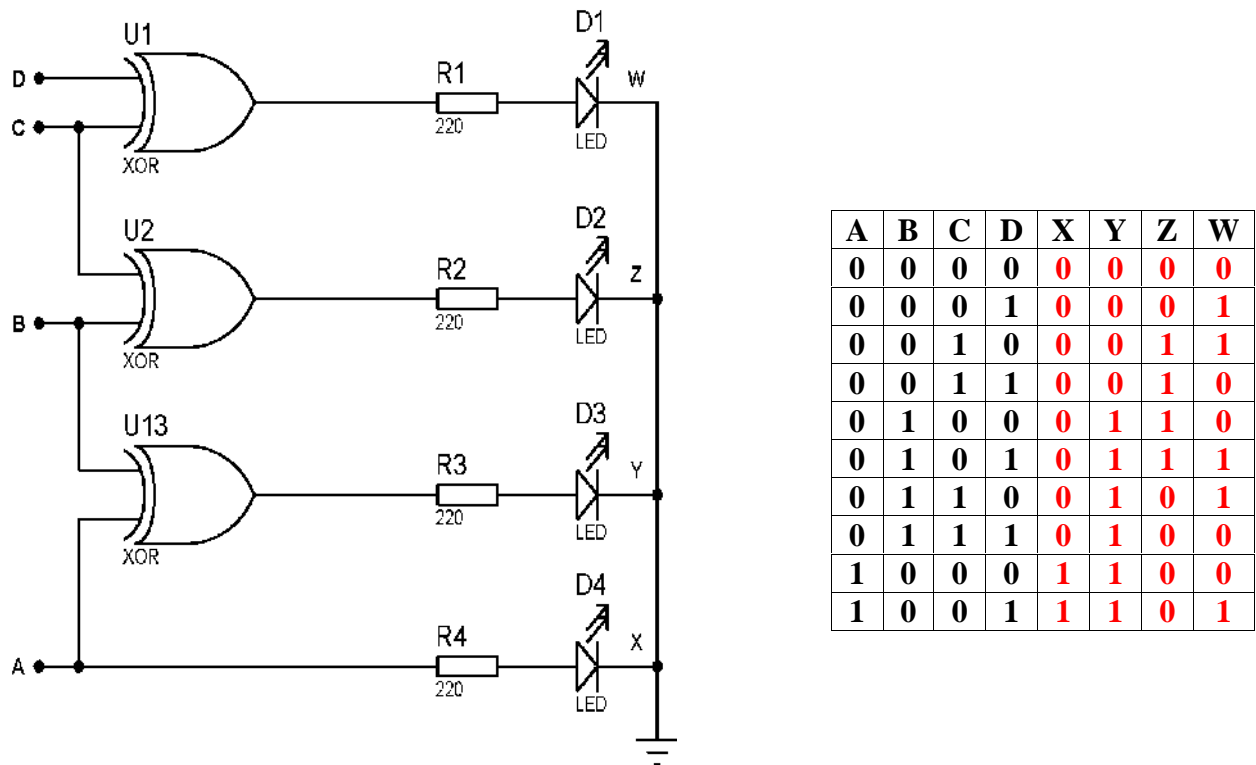
A	Y
0	1
1	0

3-7: مدار منطقی شکل زیر را با استفاده از آی سی های 7404 7408 7432 بر روی برد برد و نرم افزار بسته و جدول مربوطه را تکمیل کنید.



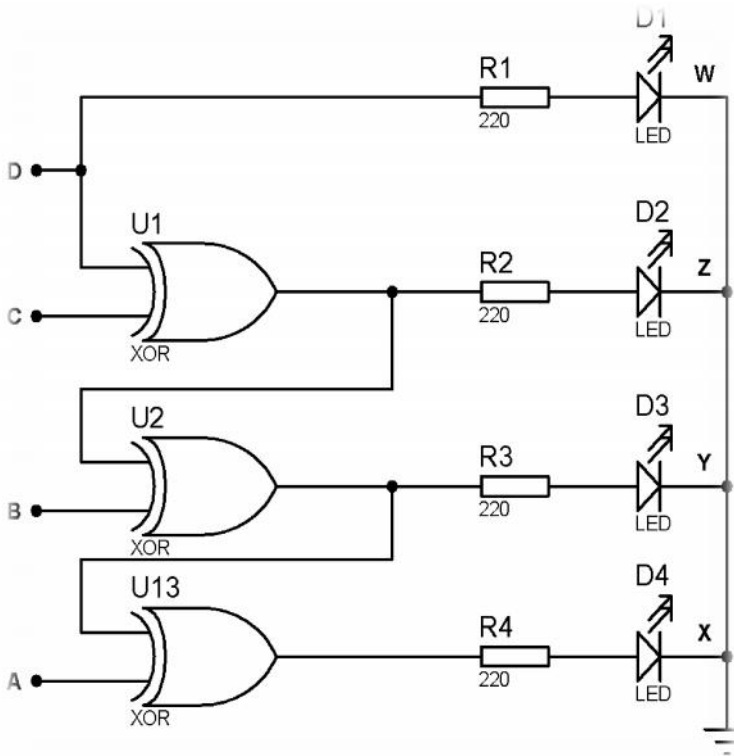
XOR سه ورودی

3-8: مدارات شکل زیر را بسته و با تکمیل جدول، عملی را که مدار انجام می دهد بنویسید.



BCD به کد گری می باشد.

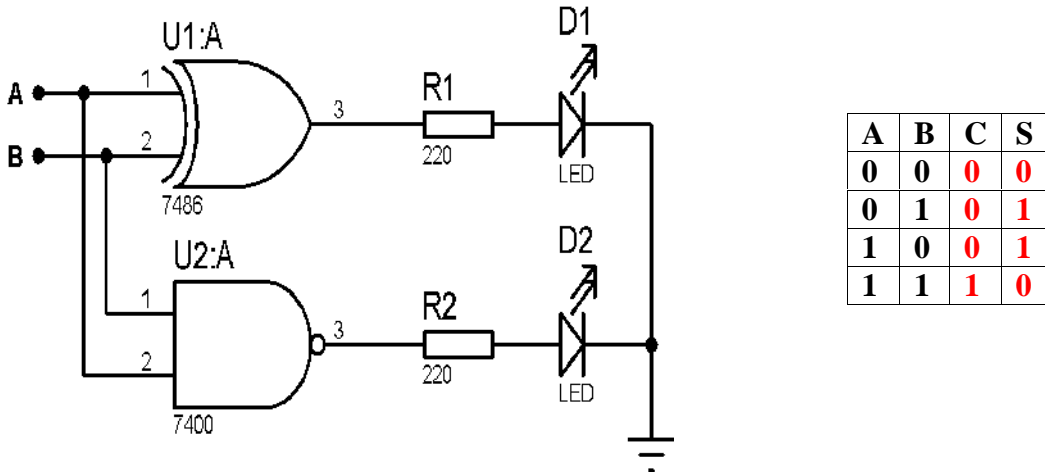
$$X=A, Y=A \oplus B, Z=B \oplus C, W=C \oplus D$$



A	B	C	D	W	Z	Y	X
0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	1
0	0	1	1	1	0	0	0
0	0	1	0	0	1	1	1
0	1	1	0	0	1	0	0
0	1	1	1	1	0	1	1
0	1	0	1	1	1	0	0
0	1	0	0	0	0	1	1
1	1	0	0	0	0	1	0
1	1	0	1	1	1	0	1

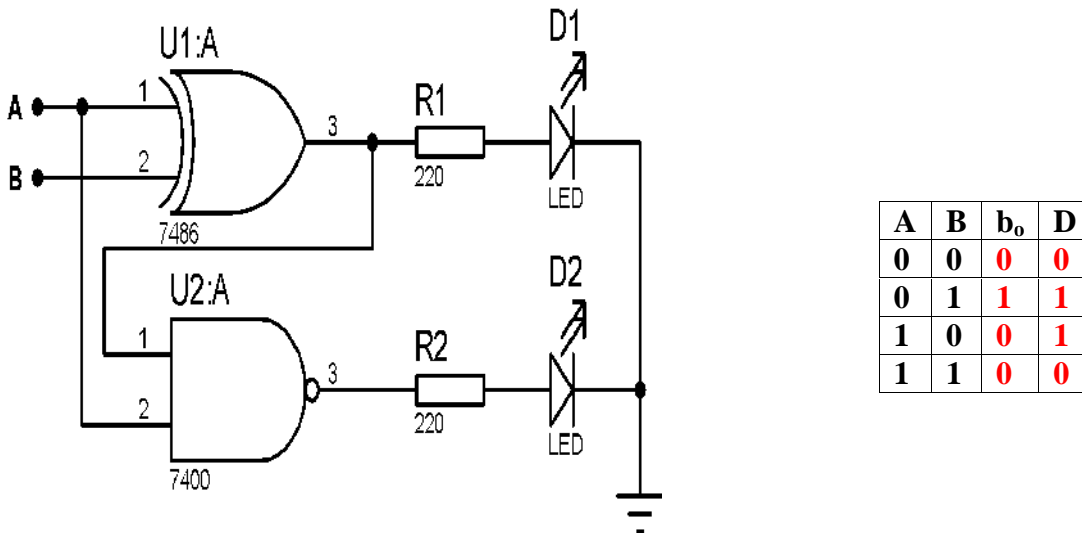
آزمایش 4: مدارات جمع کننده و تفریق کننده و مقایسه کننده

4-1: مدار شکل زیر را بسته و با تکمیل جدول، عملی را که مدار انجام می دهد تشخیص دهید.



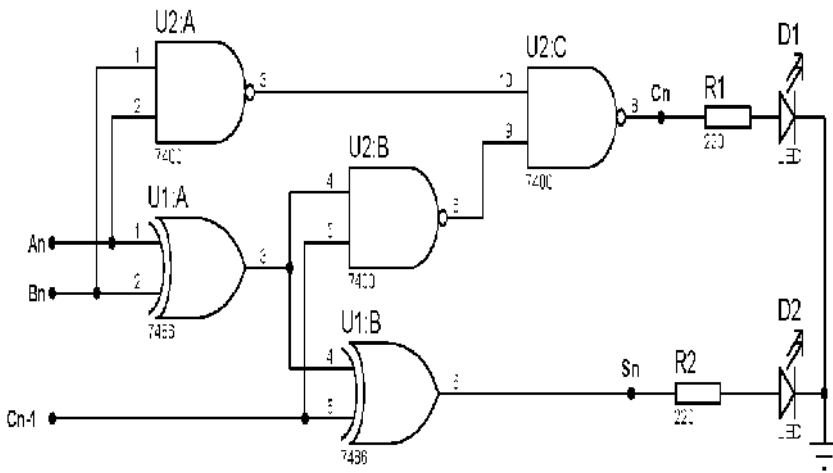
جمع کننده ناقص می باشد که S **C** رقم نقلی می باشد.

4-2: مدار شکل زیر را بسته و با تکمیل جدول رابطه منطقی **D** را نوشته و مشخص کنید که مدار چه عملی را انجام می دهد.



تفریق کننده ناقص می باشد که **D** حاصل تفریق و b_0 قرضی می باشد.

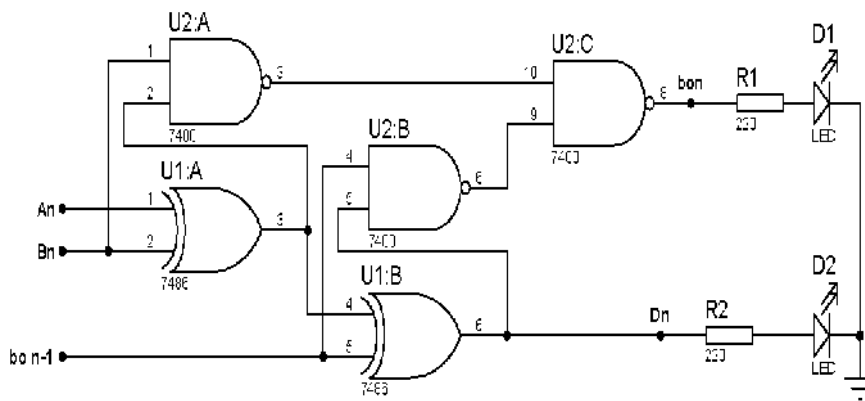
4-3 : مدار شکل زیر را روی برد برد و نرم افزار بسته و جدول را تکمیل کرده و مشخص کنید مدار چه عملی را انجام می دهد.



A_n	B_n	C_{n-1}	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

مدار جمع کننده کامل می باشد که S_n C_n رقم نقلی می باشد.

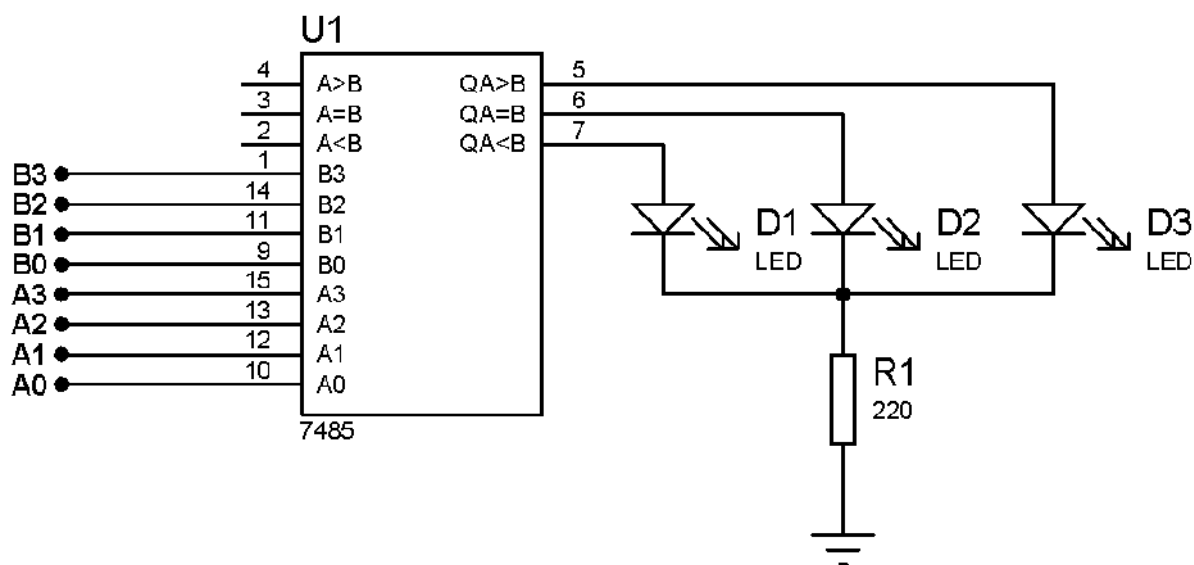
4-4 : مدار شکل زیر را روی برد برد و نرم افزار بسته و جدول را تکمیل کرده و مشخص کنید مدار چه عملی را انجام می دهد.



A_n	B_n	B_{on-1}	D_n	b_{on}
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

تفریق کننده کامل می باشد که D_n حاصل تفریق و b_{on} رقم قرضی می باشد.

4-7 : مدارى مطابق شكل زير بسته و خروجى ها را پر كنيد.



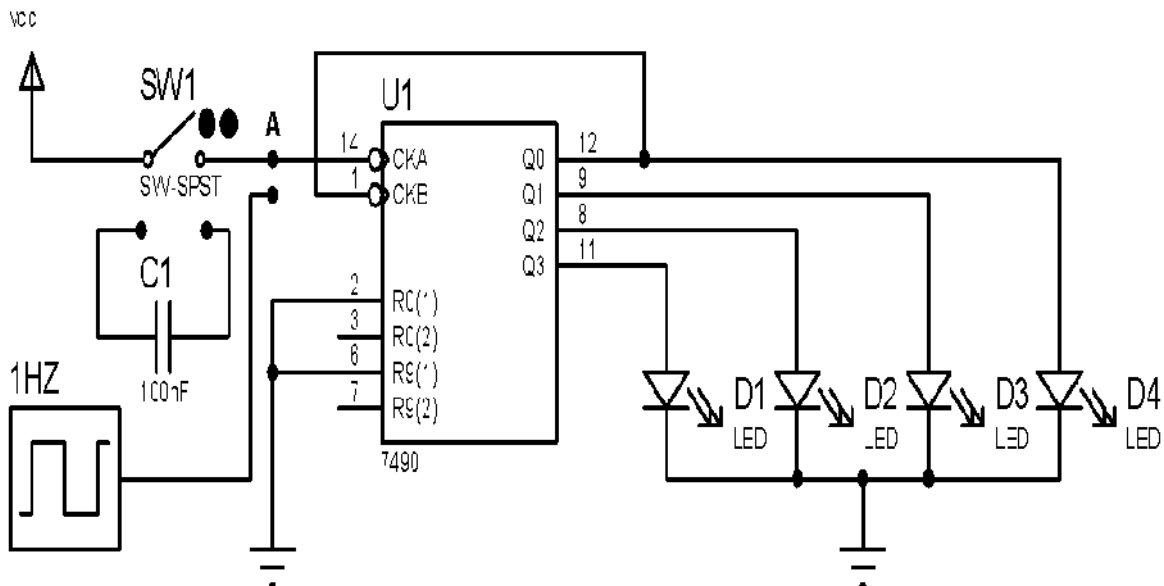
B_3, A_3	B_2, A_2	B_1, A_1	B_0, A_0	X	Y	E
$A_3 > B_3$	*	*	*	1	0	0
$A_3 < B_3$	*	*	*	0	1	0
$A_3 = B_3$	$A_2 > B_2$	*	*	1	0	0
''	$A_2 < B_2$	*	*	0	1	0
''	$A_2 = B_2$	$A_1 > B_1$	*	1	0	0
''	''	$A_1 < B_1$	*	0	1	0
''	''	$A_1 = B_1$	$A_0 > B_0$	1	0	0
''	''	''	$A_0 < B_0$	0	1	0
''	''	''	$A_0 = B_0$	0	0	1

مدار مقایسه کننده چهار بیتی است.

آزمایش 5: مدارات شمارنده و دیکدر و انکدر

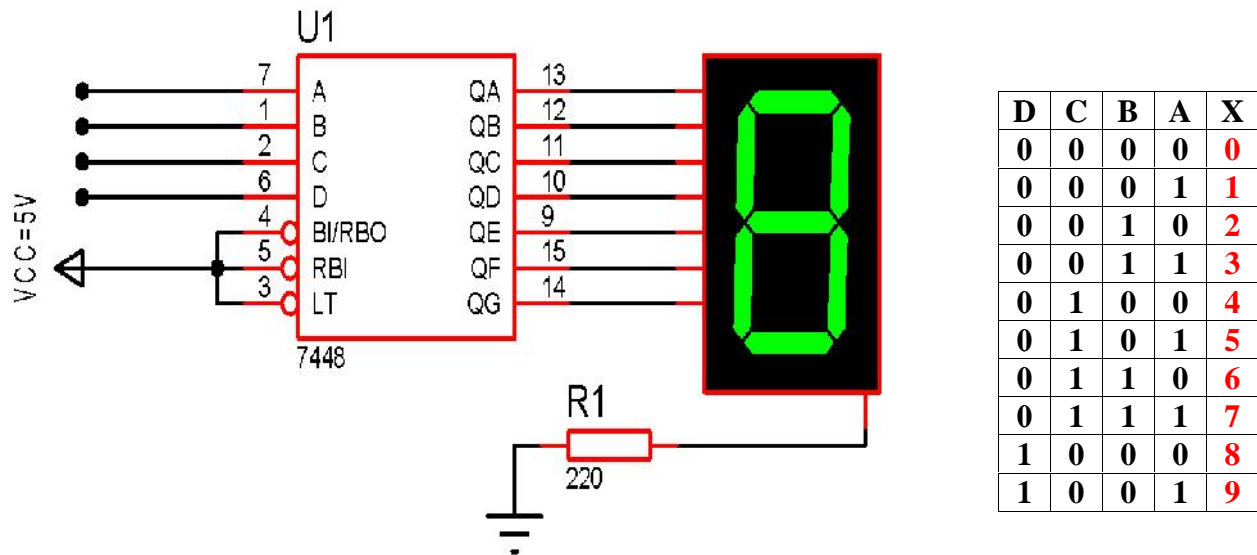
5-1: مدار شکل زیر را بسته و تمام مراحل زیر را به ترتیب انجام دهید.

1. توسط شستی 10 پالس با فاصله زمانی 2 ثانیه به ورودی اعمال کنید.
2. به صورت موازی با شستی قرار داده و مرحله 1 را تکرار و خروجی را مشاهده کنید.
3. توسط سیگنال ژنراتور پالسی با دامنه 5 و 1 هرتز به نقطه A اعمال نموده و خروجی را مشاهده کنید.
4. بدون اینکه مدار را باز کنید آزمایش مرحله 2 را انجام دهید و خروجی این مدار را به ورودی مراحل دیگر اعمال کنید.



توضیح: آی سی 7490 یک آی سی شمارنده از 0 تا 9 می باشد و مبنای شمارش این آی سی، در مبنای باینری است. در اعمال پالس به صورت دستی، خازن برای حذف نویز استفاده می شود.

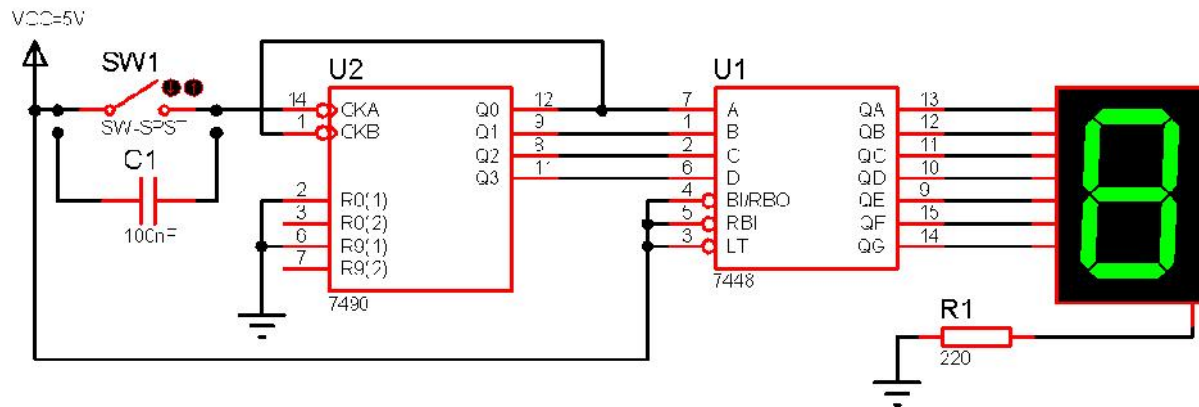
5-2: مدار شکل زیر را بسته و اعداد 0 تا 9 را به صورت BCD به ورودی آن اعمال کرده و عدد نوشته شده در مدار 7 SEG را عینا در جدول مربوطه بنویسید.



توضیح: آی سی 7448 BCD به سون سگمنت می باشد و عیب آن این است که فقط 9 تبدیل می کند.

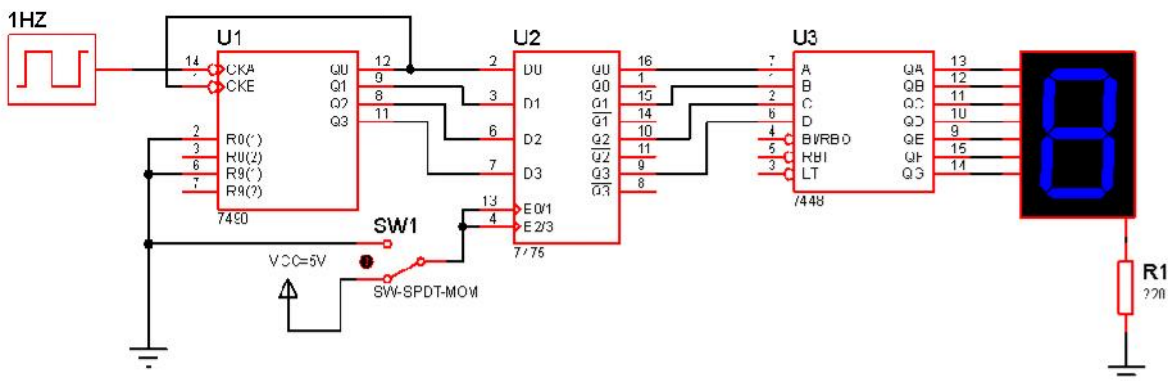
1 را انجام دهید.

5-3: طبق شکل خروجی مرحله 1 را به ورودی مرحله 2



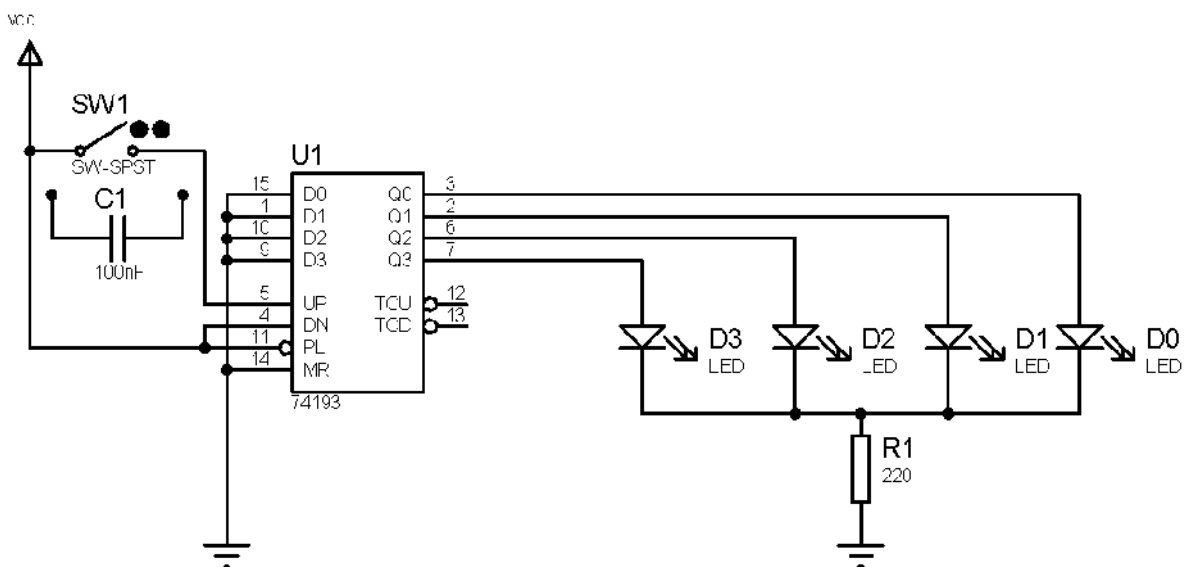
توضیح: 9 می باشد که عیبش این است که فقط تا 9 می شمارد.

5-4 : مدار شکل زیر را ببینید و 0 1 به خط کنترل عملکرد مدار را بررسی کرده و وظیفه آی سی 7475 این مدار را توضیح دهید. (به ورودی این مدار پالسی با دامنه 5 1 هرتز اعمال نمایند).



توضیح : مدار در کل یک شمارنده می باشد که آی سی 7475 عمل قفل را انجام می دهد به طوریکه وقتی به خط کنترل 1 اعمال شود، عمل شمارش در آن شماره قفل می شود.

5-6 : مدار شکل زیر را بسته و تمام مراحل آزمایش 1 را انجام دهید.

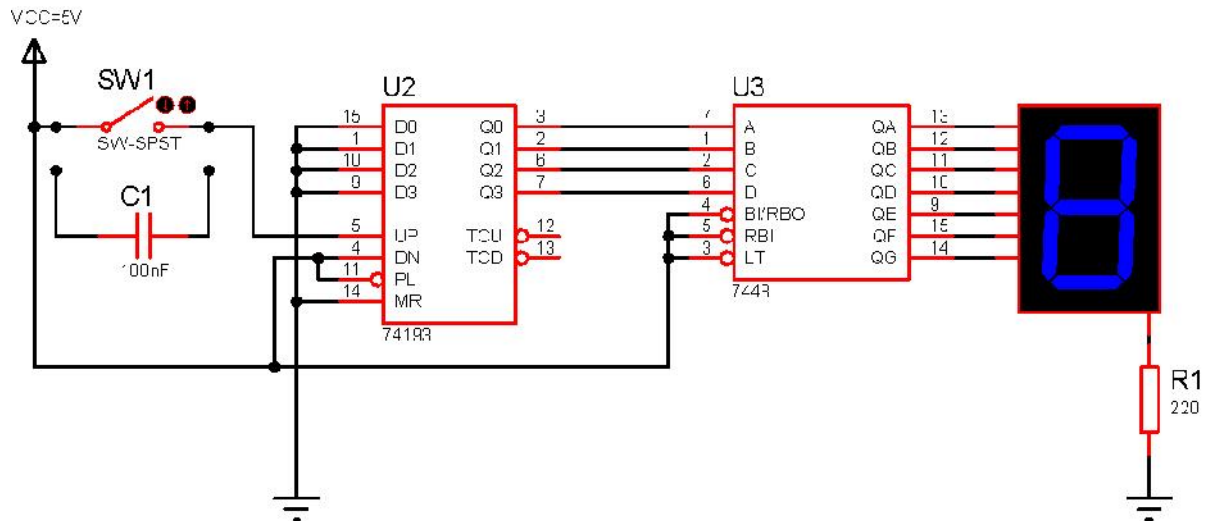


توضیح : آی سی 74193 هم یک شمارنده می باشد و در اعمال پالس به صورت دستی، خازن برای حذف نویز استفاده می شود.

فرق بین آی سی های 7490 74193 این است که آی سی 7490 ورودی A,B,C,D ندارد اما آی سی 74193 بر ورودی های A,B,C,D ورودی کلاک هم دارد.

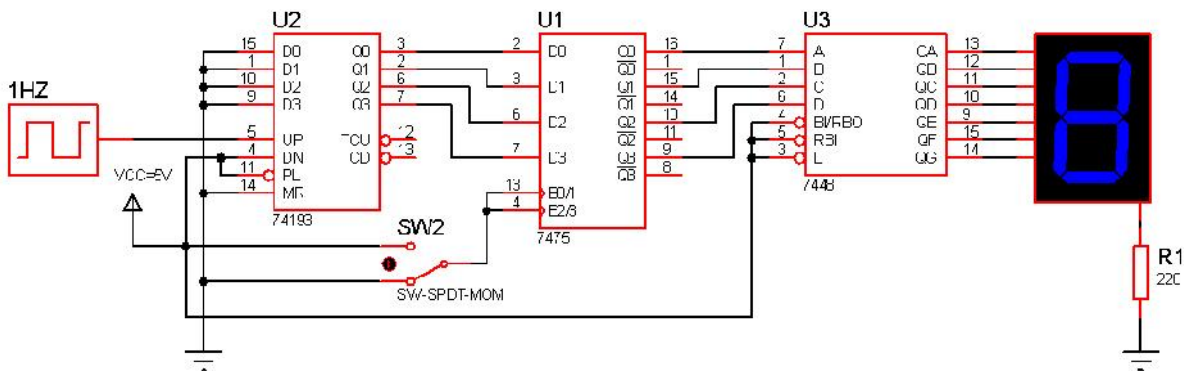
1 را انجام دهید.

5-7 : طبق شکل زیر خروجی مرحله 6 را به ورودی مرحله 2



توضیح : آی سی 74193 عمل شمارش را انجام می دهد و آی سی 7448 خروجی را در سون سگمنت نشان می دهد.

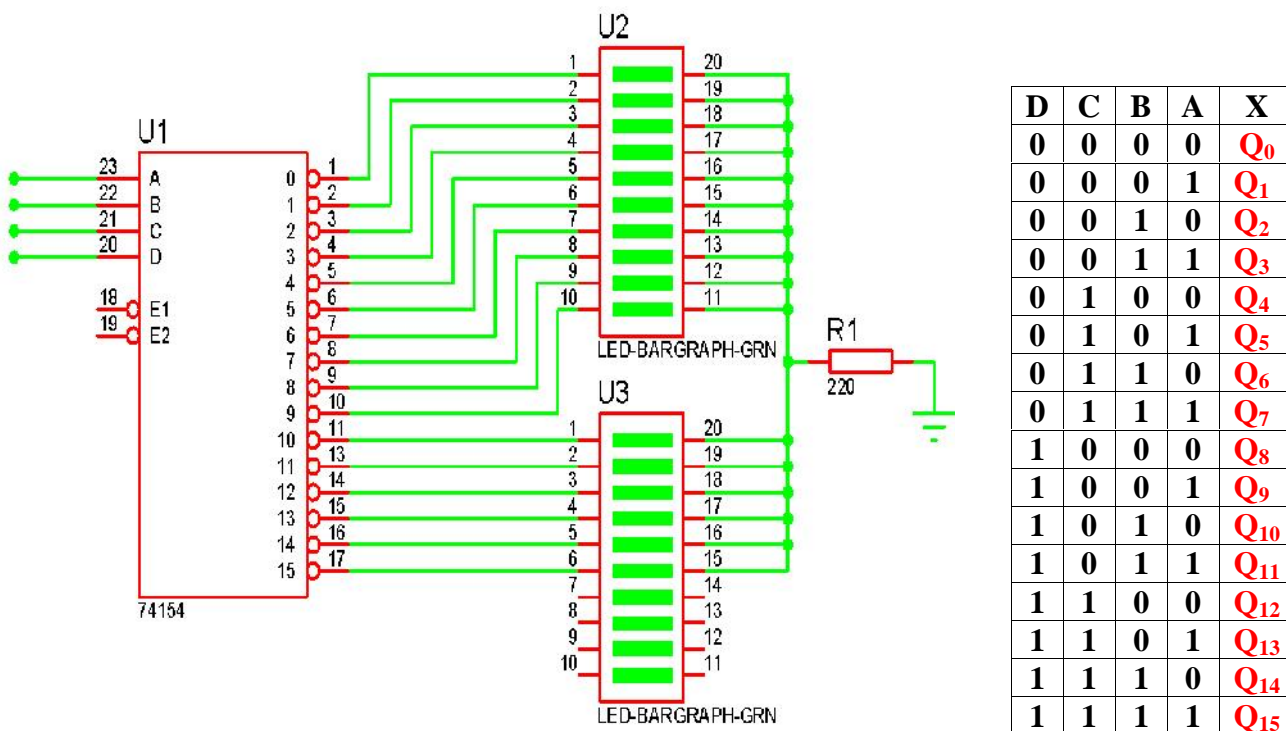
5-8 : مدار شکل زیر را ببندید و با اعمال 0 1 به خط کنترل عملکرد مدار را بررسی کرده و وظیفه آی سی 7475 این مدار را توضیح دهید.(به ورودی این مدار پالسی با دامنه 5 1 هرتز اعمال نمایند).



توضیح : مدار در کل یک شمارنده می باشد که آی سی 7475 عمل قفل را انجام می دهد به طوریکه وقتی به خط کنترل 1 اعمال شود، عمل شمارش در آن شماره قفل می شود.

5-10 : مدار شکل زیر را بسته و طبق جدول رو به رو به ورودی این مدار اعمال کرده و خروجی

X با شماره مربوطه مشخص کنید.



توضیح : آی سی 74154 یک دیکدر 4 به 16 می باشد و خروجی آی سی متناسب با ورودی باینری میباشد به طوریکه خروجی، دسیمال ورودی باینری می باشد.

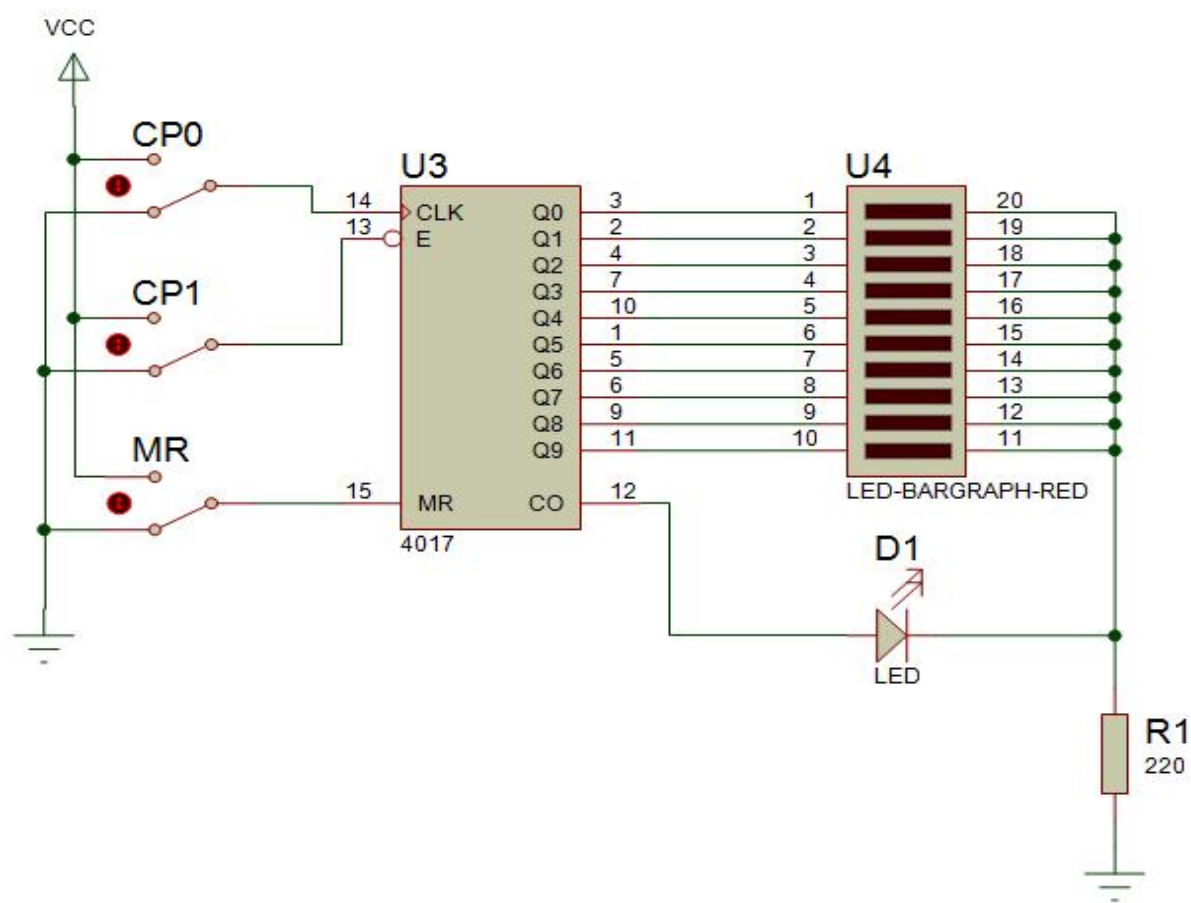
5-13 : مدار شکل زیر را بسته و تمام مراحل زیر را به ترتیب انجام دهید.

1. ورودی MR را در وضعیت 0 قرار داده و توسط شستی 10 پالس به فاصله زمانی 1 ثانیه به ورودی CP0 یا CP1 اعمال کنید و عملکرد ورودی ها را توضیح دهید.

2. خازن را به صورت موازی با شستی قرار داده و مرحله 1 را تکرار و جدول را پر کنید.

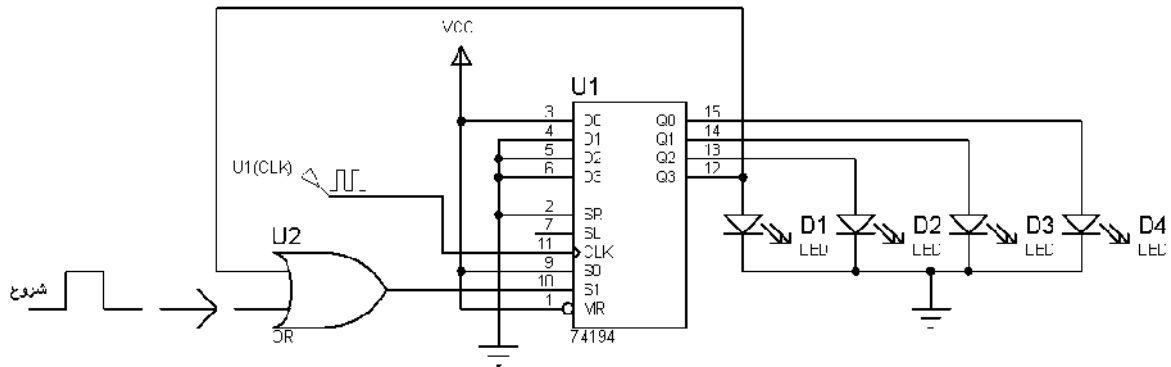
3. توسط سیگنال ژنراتور پالسی با دامنه 5 هرتز به نقطه A اعمال نموده و خروجی را مشاهده کنید.

4. یکی از ورودی های این مدار را به ورودی MR اعمال کنید و نتیجه را توضیح دهید.



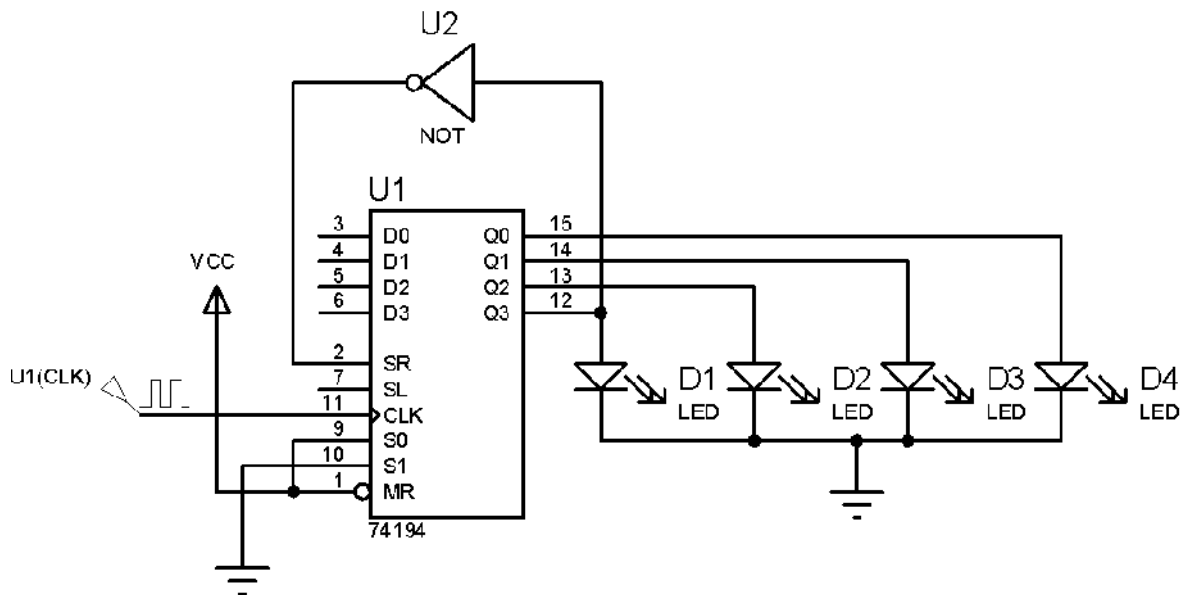
توضیح :

5-14 : مدار شکل زیر را بسته و نشان دهید که مدار زیر یک شمارنده حلقوی است.



توضیح : شمارنده حلقوی از ترکیب فلیپ فلاپ های نوع D به گونه ای شکل می گیرد که خروجی Q آخرین فلیپ فلاپ به ورودی D اولین فلیپ فلاپ فیدبک شده است. این شمارنده از نوع سنکرون است.

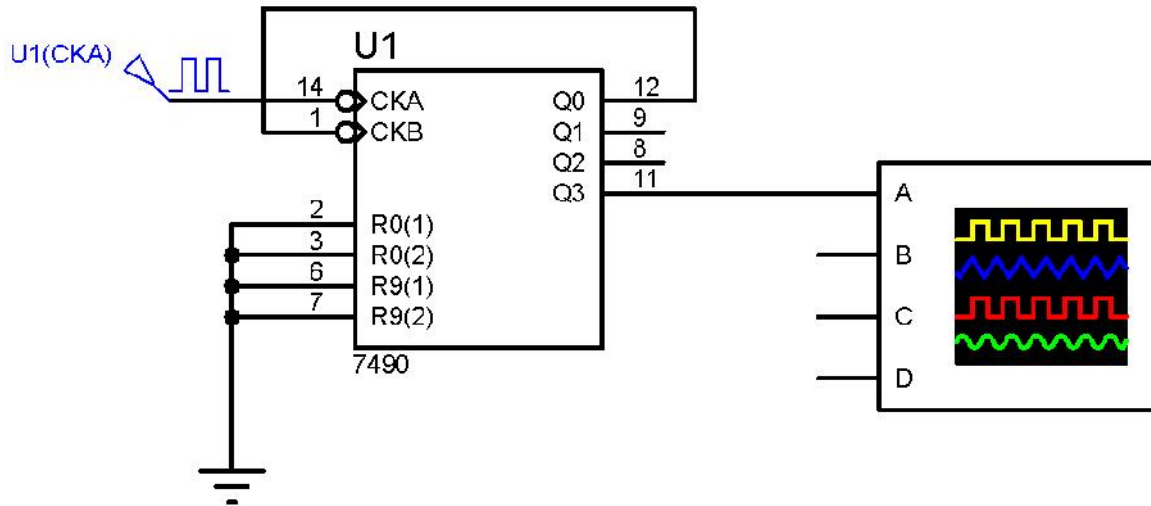
5-15 : مدار شکل زیر را بسته و نشان دهید که مدار زیر یک شمارنده جانشون است.



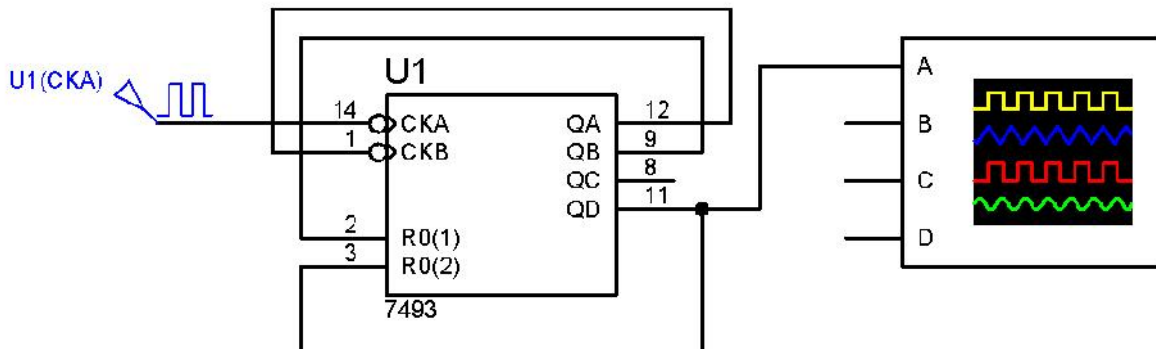
توضیح : این شمارنده یک شیفت رجیستر با ورودی سری و خروجی سری است، که در آن Q آخرین فلیپ فلاپ به ورودی D اولین فلیپ فلاپ متصل شده است.

آزمایش 6: آشنایی با تقسیم کننده های فرکانس

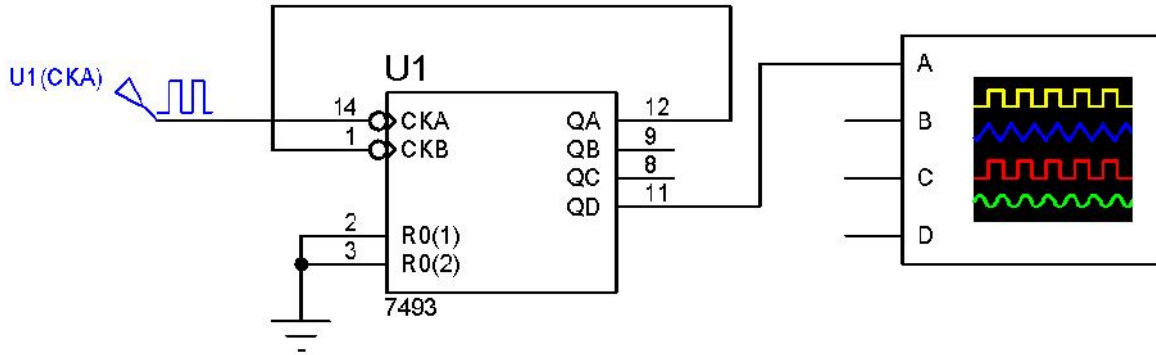
6-1: به ورودی مدار های زیر موج مربعی (با دامنه 5) اعمال کرده و رابطه بین ورودی و خروجی ن ها را به وسیله اسیلوسکوپ مشخص کنید.



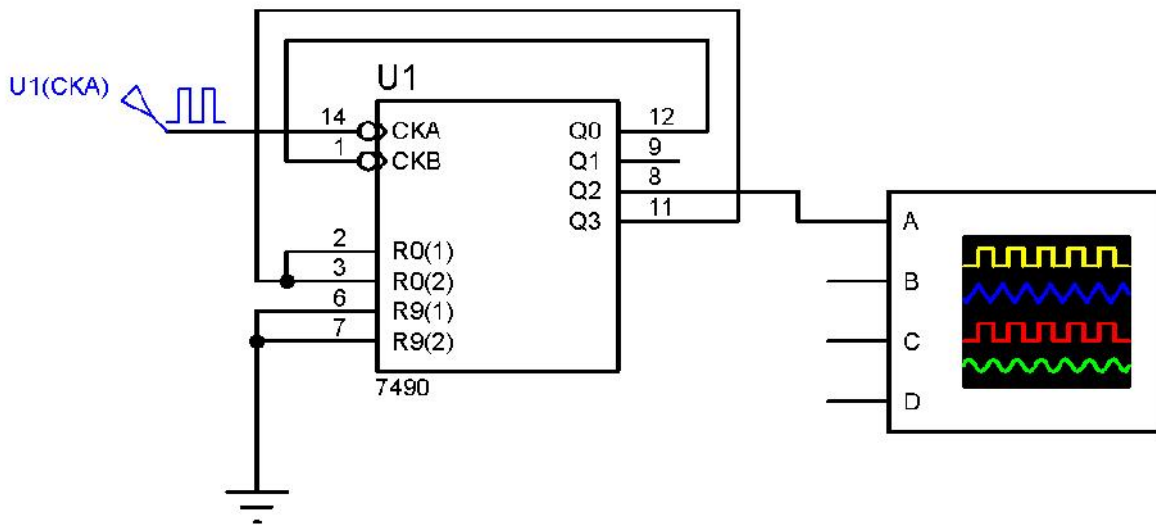
توضیح: فرکانس خروجی برابر 100 هرتز می باشد که فرکانس ورودی را بر 10 تقسیم کرده است.



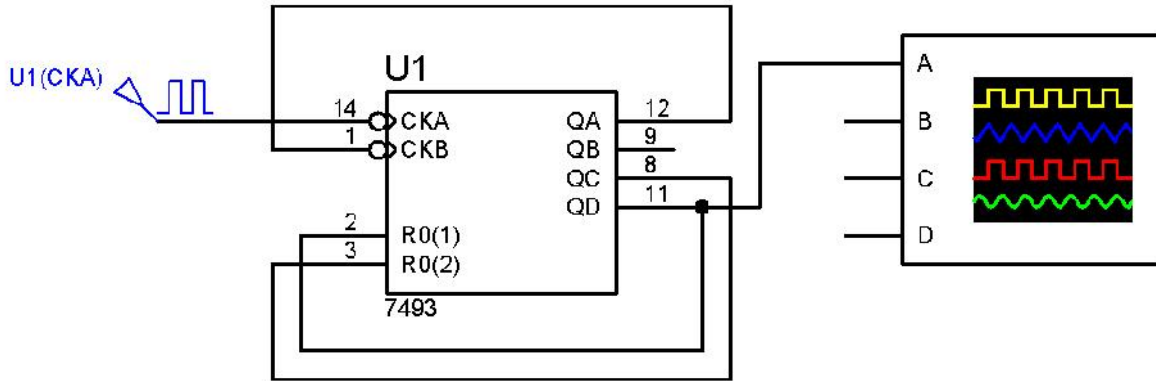
توضیح: فرکانس خروجی برابر 100 هرتز می باشد که فرکانس ورودی را بر 10 تقسیم کرده است.



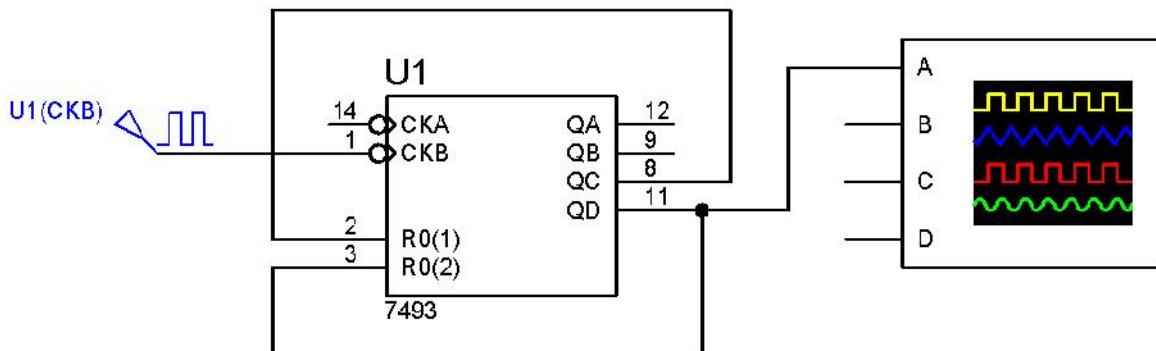
توضیح : در مدار بالا فرکانس خروجی برابر 62.5 هرتز می باشد که فرکانس ورودی را بر 16 تقسیم کرده است.



توضیح : در مدار بالا فرکانس خروجی برابر 125 هرتز می باشد که فرکانس ورودی را بر 8 تقسیم کرده است.



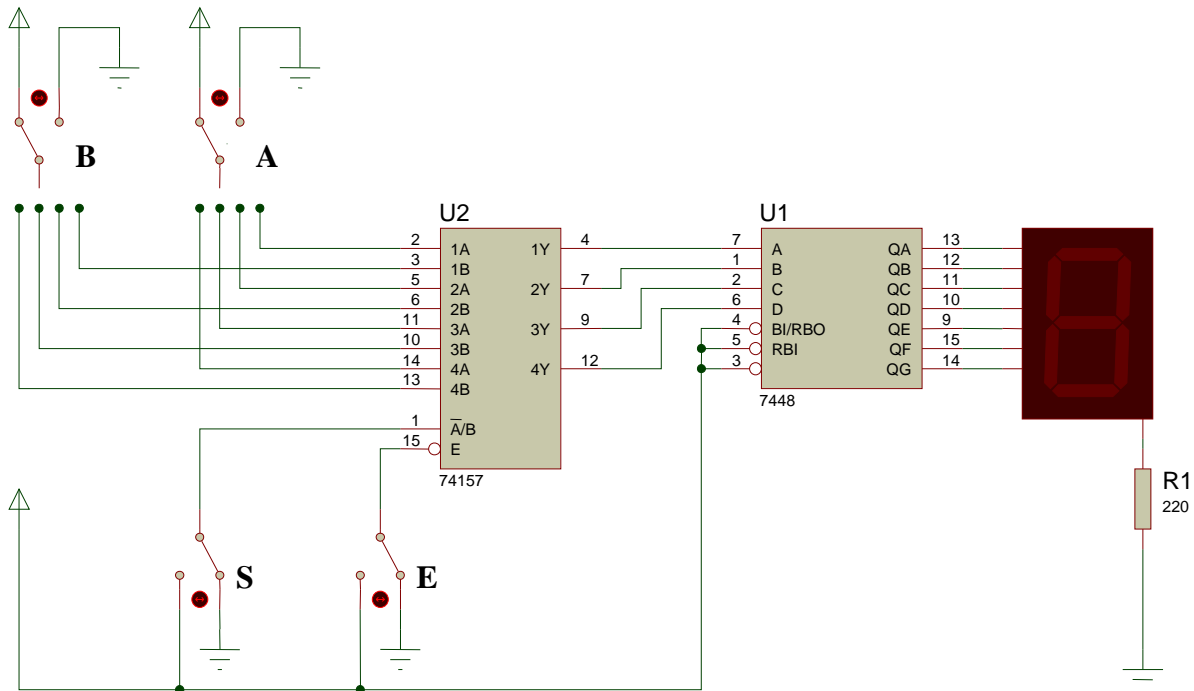
توضیح: در مدار بالا فرکانس خروجی برابر 83.3 هرتز می باشد که فرکانس ورودی را بر 12 تقسیم کرده است.



توضیح: در مدار بالا فرکانس خروجی برابر 166.7 هرتز می باشد که فرکانس ورودی را بر 6 تقسیم کرده است.

آزمایش 7: آشنایی با مالتی پلکسر و انکدر

7-1: مدار شکل زیر را بسته و پس از تکمیل جدول، وظایف خطوط کنترل S E را توضیح دهید.



A	B	E	S	7seg
1001	0001	1	X	0
1001	0001	0	0	9
1001	0001	0	1	1

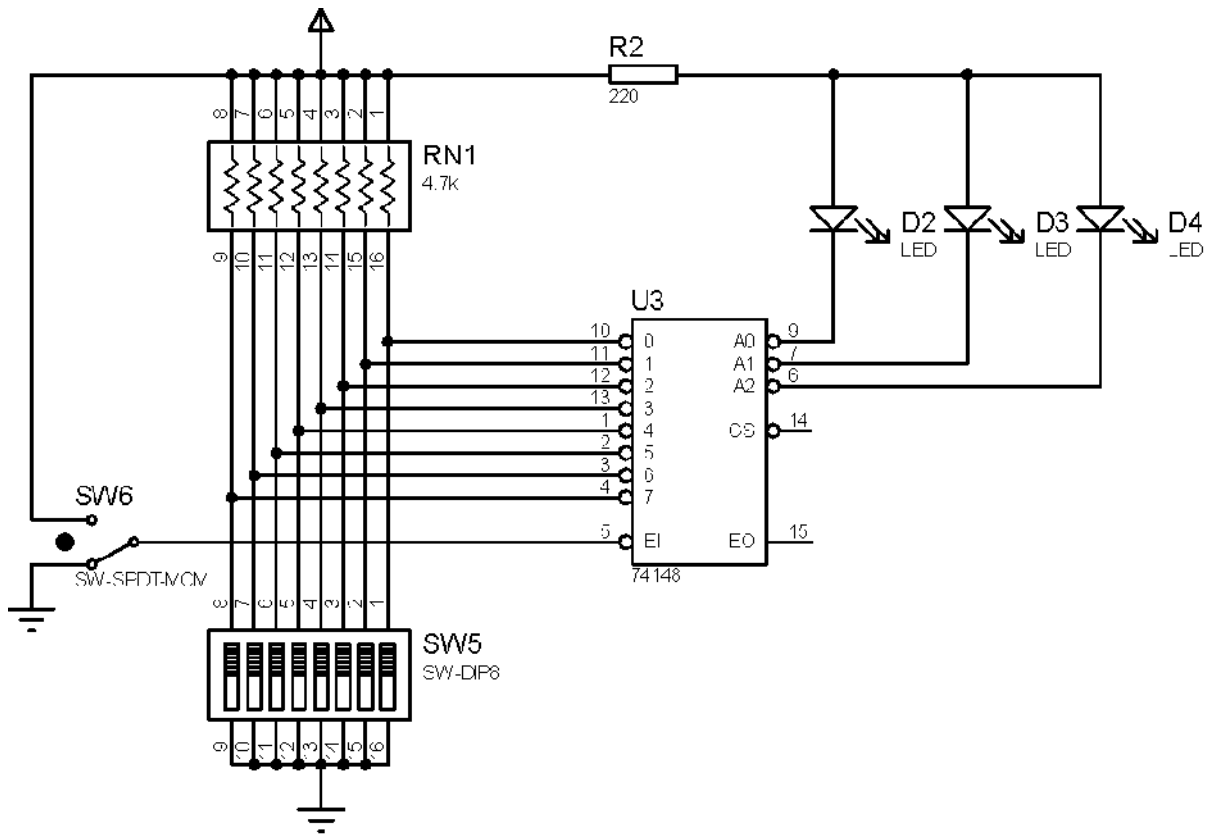
E	S	Display
H	*	0
L	L	9
L	H	1

توضیح: آی سی 74157 یک مالتی پلکسر می باشد .

خط کنترل S برای انتخاب ورودی برای خروجی می باشد.

خط کنترل E برای فعال کردن خروجی می باشد و با ورودی 0 فعال می شود.

7-2 : صحت عملکرد آی سی 74148 را توسط مدار زیر بررسی کنید.

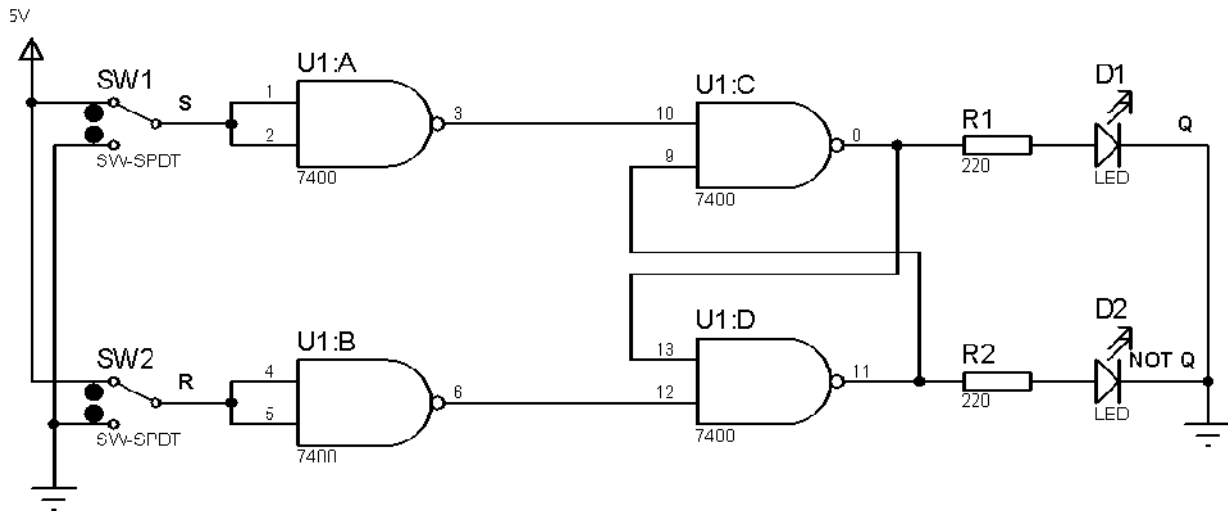


EI	Inputs								outputs				
	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EQ
1	x	x	x	x	x	x	x	x	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	x	x	x	x	x	x	x	0	0	0	0	0	1
0	x	x	x	x	x	x	0	1	0	0	1	0	1
0	x	x	x	x	x	0	1	1	0	1	0	0	1
0	x	x	x	x	0	1	1	1	0	1	1	0	1
0	x	x	0	1	1	1	1	1	1	0	1	0	1
0	x	0	1	1	1	1	1	1	1	1	0	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0	1

توضیح : آی سی 74148 یک انکدر 8 به 3 الویت دار .

آزمایش 8: نحوه ساختن فلیپ-فلاپ

8-1: مدار شکل زیر را بسته و جدول مربوطه را تکمیل و عملکرد و عیب مدار را بنویسید.

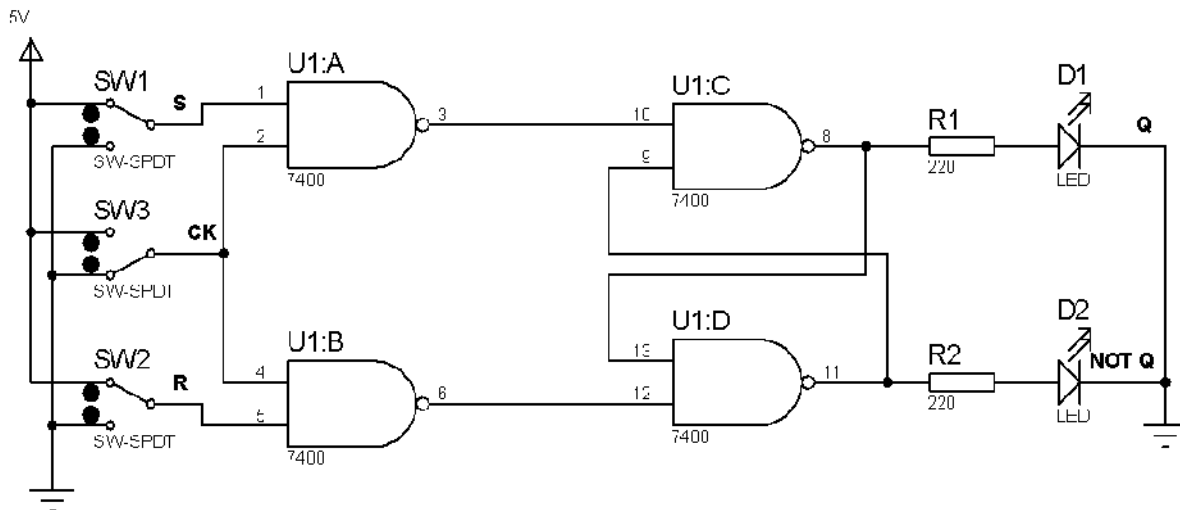


S_n	R_n	Q_{n+1}	Q_{n+1}
0	0	0	1
0	1	0	1
1	0	1	0
1	1	1	1

توضیح: مدار یک فلیپ فلاپ SR با گیت NAND می باشد که دو وضعیت Set Reset پایدار دارد.

وقتی هر دو ورودی 0 هستند در خروجی حالت تعریف نشده (غیر مجاز) ایجاد می شود و عیب این مدار در حالت تعریف

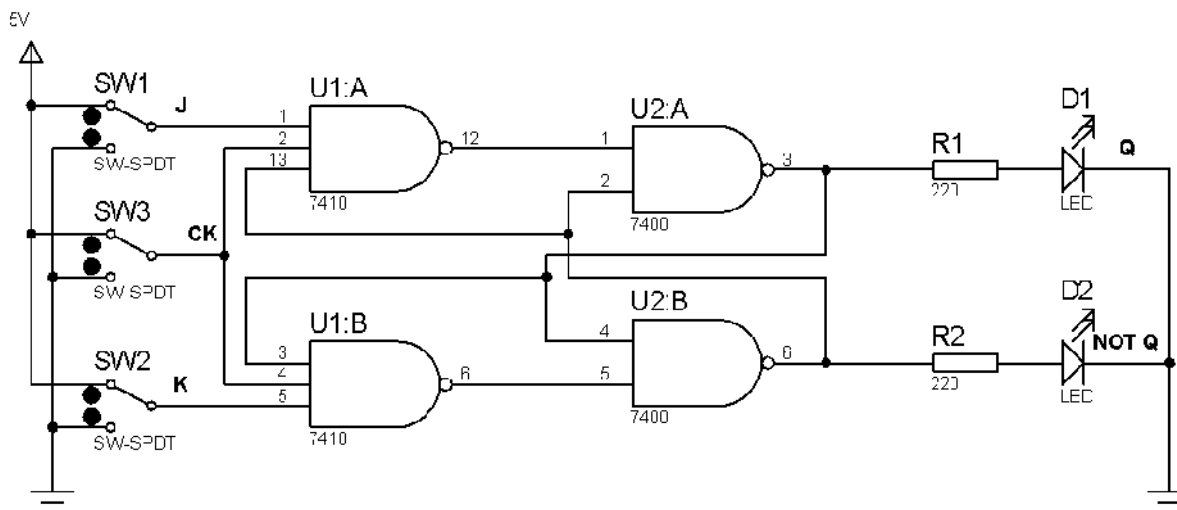
8-2 : مدار فوق را به فیلیپ فلاپ SR ساعتی تبدیل کنید و CK را یک بار به ولتاژ L و بار دیگر به H کرده و در هر حالت خروجی های فیلیپ فلاپ را با تغییر ورودی های S R بررسی کرده و جدول مربوطه را تکمیل و وضعیت نا مشخص را در جدول مشخص کنید.



ورودی ها		CK=0		CK=1	
S_n	R_n	Q_{n+1}	Q_{n+1}	Q_{n+1}	Q_{n+1}
0	0	0	1	0	1
0	1	0	1	0	1
1	0	1	0	1	0
1	1	1	0	1	1

توضیح : عیب این مدار در این است که وقتی هر دو ورودی و Clock یک می شوند، حالت غیر مجاز ایجاد می شود.

8-3 : مدارى مطابق شكل زير بسته و تمام مراحل شماره 1 را براى اين مدار انجام دهيد.



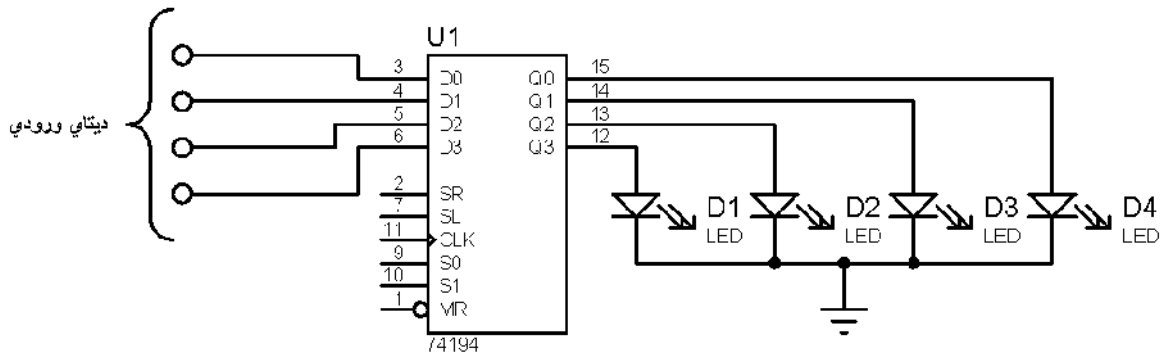
ورودى ها		CK=0		CK=1	
J	K	Q_{n+1}	Q_{n+1}	Q_{n+1}	Q_{n+1}
0	0	0	0	0	0
0	1	0	0	0	1
1	0	0	0	1	0
1	1	0	0	1	1

توضيح : فيليب فلپ J-K توانسته است حالت تعريف نشده ي فيليب فلپ R-S را بر طرف كند. چون خروجى هاى Q مستقيماً به ورودى ها فيدبک شده اند، اگر در اين حالت پالس ساعت برابر با 1 باقى بماند، به دليل وجود فيدبک، مقادير مرتباً تغيير مى كنند و خروجى فيليب فلپ دانا بين يك و صفر نوسان مى كند و اين عيب فيليب فلپ J-K .

آزمایش 9: نحوه ساختن شیفت رجیستر با فلیپ فلاپ

توضیح: عناصر تشکیل دهنده ی یک شیفت رجیستر ، فلیپ فلاپ ها هستند. هر فلیپ فلاپ می تواند یک بیت را در خود حفظ نماید. بنابراین برای تشکیل یک ثابت 4 بیتی بایستی از 4 فلیپ فلاپ استفاده نمود. از آن جا که نقل و انتقال اطلاعات به صورت همزمان است باید تمامی پایه های **PRESET CLRAR CLK** فلیپ فلاپ ها به هم وصل . همچنین باید خروجی های هر فلیپ فلاپ به فلیپ فلاپ بعدی متصل شود. یکی از علل طراحی شیفت رجیستر تبدیل اطلاعات سری به موازی است. در ثابت ها اطلاعات به صورت موازی بار می گردد. در شیفت رجیستر ها این امکان وجود دارد که اطلاعات سری بعد از تعداد پالس مشخص بار شوند. اطلاعات سری از سمت چپ یا راست می توانند وارد

عملکرد تراشه 74194 را بررسی کنید.



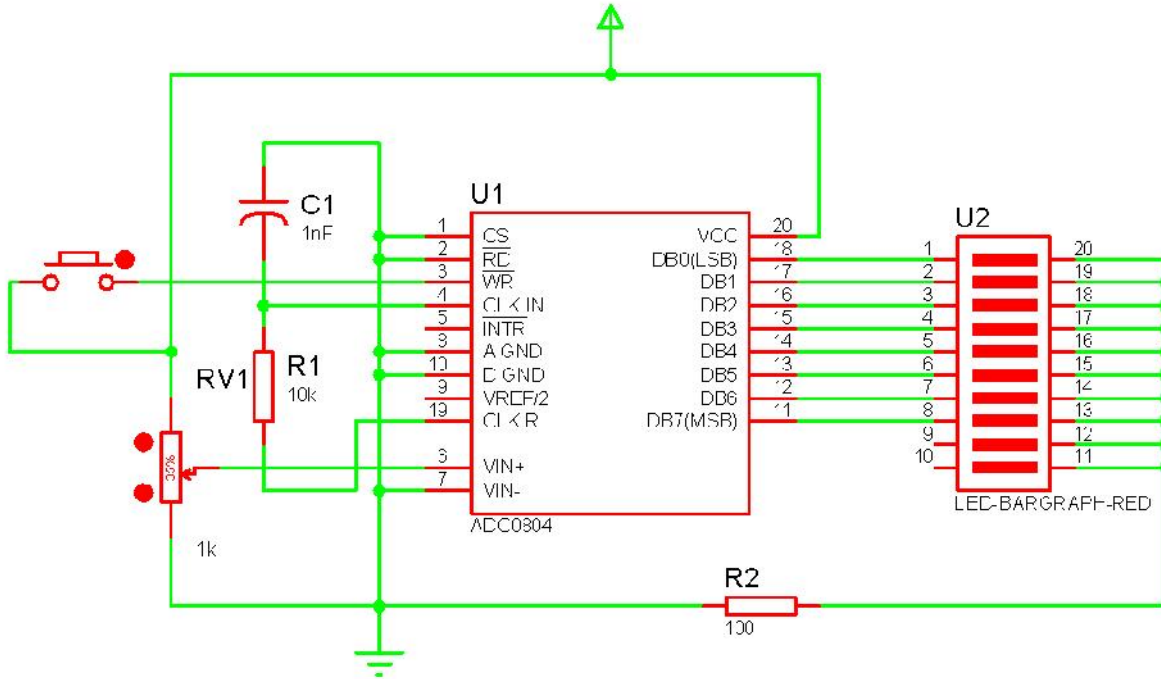
توضیح: تراشه 74194 یک شیفت رجیستر 4 بیتی عمومی است که قابلیت بار نمودن اطلاعات موازی 4 بیتی شیفت اطلاعات موجود به چپ یا راست را دارد.

(A,B,C,D) ورودی های شیفت رجیستر و (Q_A, Q_B, Q_C, Q_D) خروجی های آن هستند. اگر ورودی **CLR** منطقی 0 باشد، تمام خروجی ها در سطح 0 منطقی قرار می گیرند. پایه های S_0, S_1, S_R, S_L عملکرد تراشه را مشخص می نمایند.

Mod select		
S_1	S_0	
L	L	No change
L	H	Right shift
H	L	Left shift
H	H	Parallel Load

آزمایش 10: مبدل A/D & D/A

عملکرد مدار زیر را بررسی کنید.



توضیح: مدار مبدل آنالوگ به دیجیتال است و وقتی به ورودی ولتاژی اعمال می‌کنیم در خروجی 256 ف به وجود می‌آید.

اگر به ورودی 3 ولت اعمال کنیم در خروجی $(10011001)_2$ مشاهده می‌شود که اگر آن را به دسیمال تبدیل کنیم 153 می‌شود و بعد آن را به عدد 0.0196 ضرب کنیم مقدار 3 خوانده می‌شود.